



IEC 62343-4-1

Edition 1.0 2016-03

INTERNATIONAL STANDARD

NORME INTERNATIONALE

Dynamic modules –

Part 4-1: Software and hardware interface – 1 x 9 wavelength selective switch

Modules dynamiques –

Partie 4-1: Interface logicielle et matérielle – Commutateur sélectif en longueur d'onde 1 x 9

IECNORM.COM : Click to view the full PDF of IEC 62343-4-1:2016





THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2016 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester. If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'IEC ou du Comité national de l'IEC du pays du demandeur. Si vous avez des questions sur le copyright de l'IEC ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de l'IEC de votre pays de résidence.

IEC Central Office
3, rue de Varembé
CH-1211 Geneva 20
Switzerland

Tel.: +41 22 919 02 11
Fax: +41 22 919 03 00
info@iec.ch
www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigenda or an amendment might have been published.

IEC Catalogue - webstore.iec.ch/catalogue

The stand-alone application for consulting the entire bibliographical information on IEC International Standards, Technical Specifications, Technical Reports and other documents. Available for PC, Mac OS, Android Tablets and iPad.

IEC publications search - www.iec.ch/searchpub

The advanced search enables to find IEC publications by a variety of criteria (reference number, text, technical committee,...). It also gives information on projects, replaced and withdrawn publications.

IEC Just Published - webstore.iec.ch/justpublished

Stay up to date on all new IEC publications. Just Published details all new publications released. Available online and also once a month by email.

Electropedia - www.electropedia.org

The world's leading online dictionary of electronic and electrical terms containing 20 000 terms and definitions in English and French, with equivalent terms in 16 additional languages. Also known as the International Electrotechnical Vocabulary (IEV) online.

IEC Glossary - std.iec.ch/glossary

65 000 electrotechnical terminology entries in English and French extracted from the Terms and Definitions clause of IEC publications issued since 2002. Some entries have been collected from earlier publications of IEC TC 37, 77, 86 and CISPR.

IEC Customer Service Centre - webstore.iec.ch/csc

If you wish to give us your feedback on this publication or need further assistance, please contact the Customer Service Centre: csc@iec.ch.

A propos de l'IEC

La Commission Electrotechnique Internationale (IEC) est la première organisation mondiale qui élabore et publie des Normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications IEC

Le contenu technique des publications IEC est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

Catalogue IEC - webstore.iec.ch/catalogue

Application autonome pour consulter tous les renseignements bibliographiques sur les Normes internationales, Spécifications techniques, Rapports techniques et autres documents de l'IEC. Disponible pour PC, Mac OS, tablettes Android et iPad.

Recherche de publications IEC - www.iec.ch/searchpub

La recherche avancée permet de trouver des publications IEC en utilisant différents critères (numéro de référence, texte, comité d'études,...). Elle donne aussi des informations sur les projets et les publications remplacées ou retirées.

IEC Just Published - webstore.iec.ch/justpublished

Restez informé sur les nouvelles publications IEC. Just Published détaille les nouvelles publications parues. Disponible en ligne et aussi une fois par mois par email.

Electropedia - www.electropedia.org

Le premier dictionnaire en ligne de termes électroniques et électriques. Il contient 20 000 termes et définitions en anglais et en français, ainsi que les termes équivalents dans 16 langues additionnelles. Egalelement appelé Vocabulaire Electrotechnique International (IEV) en ligne.

Glossaire IEC - std.iec.ch/glossary

65 000 entrées terminologiques électrotechniques, en anglais et en français, extraites des articles Termes et Définitions des publications IEC parues depuis 2002. Plus certaines entrées antérieures extraites des publications des CE 37, 77, 86 et CISPR de l'IEC.

Service Clients - webstore.iec.ch/csc

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions contactez-nous: csc@iec.ch.



IEC 62343-4-1

Edition 1.0 2016-03

INTERNATIONAL STANDARD

NORME INTERNATIONALE

Dynamic modules –

Part 4-1: Software and hardware interface – 1 x 9 wavelength selective switch

Modules dynamiques –

Partie 4-1: Interface logicielle et matérielle – Commutateur sélectif en longueur d'onde 1 x 9

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 33.180.20

ISBN 978-2-8322-4710-5

Warning! Make sure that you obtained this publication from an authorized distributor.

Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.

CONTENTS

FOREWORD	3
INTRODUCTION	5
1 Scope	6
2 Normative references	6
3 Terms, definitions and abbreviations	6
3.1 Terms and definitions	6
3.2 Abbreviations	6
4 Basic configuration of WSS interface	7
5 Software interface	8
6 Hardware interface – Electrical connector	11
Annex A (informative) Hardware interface details	12
Annex B (informative) DPRAM memory map details and timing charts	14
Bibliography	30
 Figure 1 – Basic configuration of WSS interface	7
Figure B.1 – DPRAM READ CYCLE timing	25
Figure B.2 – DPRAM WRITE CYCLE timing	26
Figure B.3 – POWER ON timing	26
Figure B.4 – START timing	27
Figure B.5 – MASTER RESET timing	27
Figure B.6 – SOFT RESET timing	28
Figure B.7 – DPRAM BUSY timing	28
Figure B.8 – ALARM timing	29
 Table 1 – Software interface	9
Table 2 – DPRAM memory map	10
Table A.1 – Connector form	12
Table A.2 – Pin assignment	12
Table A.3 – Supply voltages and currents	13
Table A.4 – Low voltage TTL thresholds	13
Table A.5 – Power consumption	13
Table B.1 – DPRAM memory map specification A	14
Table B.2 – DPRAM memory map specification B	15
Table B.3 – Signal time specification	24

INTERNATIONAL ELECTROTECHNICAL COMMISSION

DYNAMIC MODULES –**Part 4-1: Software and hardware interface –
1 x 9 wavelength selective switch****FOREWORD**

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 62343-4-1 has been prepared by subcommittee SC86C: Fibre optic systems and active devices, of IEC technical committee 86: Fibre optics.

The text of this standard is based on the following documents:

CDV	Report on voting
86C/1304/CDV	86C/1346/RVC

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all parts in the IEC 62343 series, published under the general title *Dynamic modules*, can be found on the IEC website.

The committee has decided that the contents of this publication will remain unchanged until the stability date indicated on the IEC website under "http://webstore.iec.ch" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IECNORM.COM : Click to view the full PDF of IEC 62343-4-1:2016

INTRODUCTION

A wavelength selective switch (WSS) is a dynamic module, which is mainly used in a reconfigurable optical add drop multiplexer (ROADM) system to switch all wavelength signals to their respective required output port in dense wavelength division multiplexing (DWDM) networks. The WSS module has one input port and a plurality of output ports (i.e. $1 \times N$ WSS) and can be used reversely, such as N input ports and one output port, depending on its application. It is electrically controlled with software, which directs each wavelength signal among an input DWDM signal from one input port to the required output port for each wavelength signal.

IECNORM.COM : Click to view the full PDF of IEC 62343-4-1:2016

DYNAMIC MODULES –

Part 4-1: Software and hardware interface – 1 x 9 wavelength selective switch

1 Scope

This part of IEC 62343 describes and provides specifications for a software and hardware interface for the 1 x 9 wavelength selective switch.

These switches can be controlled by resident firmware with this interface. This standard addresses the configuration and function to control a WSS. This interface is intended to enable a user or host to retrieve the switch status and/or adjust relevant switch and attenuation settings.

2 Normative references

The following documents, in whole or in part, are normatively referenced in this document and are indispensable for its application. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60050-731, *International Electrotechnical Vocabulary – Chapter 731: Optical fibre communication* (available at <http://www.electropedia.org>)

IEC 62343, *Dynamic modules - General and guidance*

3 Terms, definitions and abbreviations

3.1 Terms and definitions

For the purposes of this document, the terms and definitions given in IEC 60050-731 and IEC 62343, as well as the following apply.

3.1.1

wavelength selective switch

WSS

dynamic module with one or more input ports and one or more output ports, which is mainly used in a reconfigurable optical add drop multiplexer (ROADM) system to switch each wavelength signal on each input port independently to its required output port in DWDM networks

Note 1 to entry: It is electrically controlled with software.

Note 2 to entry: It can be used inverted, exchanging input and output ports.

Note 3 to entry: Each wavelength signal can be independently attenuated.

3.2 Abbreviations

For the purposes of this document, the following abbreviations apply.

DWDM dense wavelength division multiplexing

WSS wavelength selective switch

ROADM	reconfigurable optical add drop multiplexer
HC	host controller
DPRAM	dual-port RAM
FPGA	field programmable gate array
DSP	digital signal processor
R/W	read or write
RW	read and write
RO	read only
CE	chip enable
OE	output enable
TxD	transmitted data
RxD	received data

4 Basic configuration of WSS interface

The software interface is intended to provide an access to the functions of the WSS module and be the primary interface to command the unit. The HC controls the WSS module by sending control signal, as well as command data, to the WSS module via a 12-bit address bus, a 16-bit data bus, and DPRAM related signal lines such as Read/Write, Chip Enable, and Output Enable. The HC also receives from the WSS module response signals and status data.

Any address within the DPRAM can be written to via the HC, however many of these values will be overwritten upon the application of a command to the WSS module. The addresses, which are identified as inputs, can be found further along in this document. In addition to the DPRAM interface, RS232 serial communication is also supported by the WSS module.

The WSS module has a non-volatile memory to store the latest setting when requested. A functional diagram of the WSS module controls is illustrated in Figure 1 below.

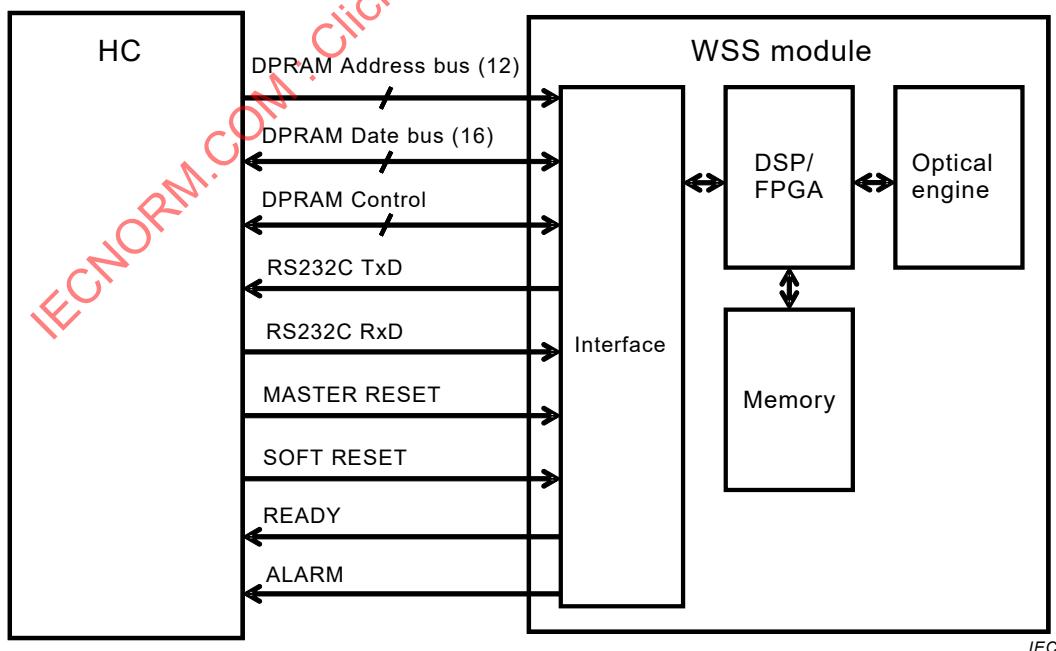


Figure 1 – Basic configuration of WSS interface

5 Software interface

The signals between the HC and the WSS module are low voltage +3,3 V logic levels. The definitions of the signals and memory map are described in Table 1 and Table 2. Annex A provides additional information on pin assignment. Annex B provides additional information DPRAM memory map and timing charts.

IECNORM.COM : Click to view the full PDF of IEC 62343-4-1:2016

Table 1 – Software interface

No	Functional block	Name	Input/output	Definitions
1	DPRAM	Address (12-bit wide)	Input	12-bit address bus of DPRAM.
		Data (16-bit wide)	Input/output	16-bit wide data bus of DPRAM.
		START	Input	WSS module start input signal. This strobe is generated by the HC to command the WSS module to perform a specified task defined in command word 2. This signal is an active low input signal.
		DONE	Output	Done output signal. A level high is generated by the WSS module when a specified task is completed.
		ERROR	Output	Error output signal. A level high is generated by the WSS module when it detects an error condition.
		BUSY	Output	Busy output signal. This signal indicates that both the WSS module and HC are trying to access the same dual port RAM address at the same time. This signal is an active low signal.
				Read/write enable (R/W) input signal. This signal is generated by the HC to enable reading of data from dual port RAM, or writing of data to dual port RAM.
				Chip enable (CE) input signal. This signal is generated by the HC to select the dual port RAM devices. This signal is an active low signal.

No	Functional block	Name	Input/output	Definitions
				Chip output enable (OE) input signal. This signal is generated by the HC to enable the dual port RAM to send out data on the data bus. This signal is an active low signal.
2	RS232C	TxD	Output	Transmitted data (TxD): This signal is active when data is transmitted from the WSS module to the HC. When no data is transmitted, the signal is held in the mark condition.
		RxD	Input	Received data (RxD): This signal is active when the WSS module receives data from the HC. When no data is transmitted, the signal is held in the mark condition.
3	Module control	MASTER RESET	Input	Input signal. This strobe is generated by the HC to command the WSS module to perform Master reset which affects optical configurations of the module. This signal is an active low input signal.
		SOFT RESET	Input	Input signal. This resets the WSS module DSP without affecting optical state of the WSS module. This signal is an active low input signal.
		READY	Output	This signal is asserted (logic '0') by the WSS module to inform the HC that transmission may begin.
		ALARM	Output	This signal is generated by the WSS module when a hardware alarm or a software alarm is generated.

Table 2 – DPRAM memory map

No.	Address	Content	R/W	Notes
1	0x0001	Hardware and software version	RO	The hardware and software versions are embedded.
2	0x0020	Command register	RW	
3	0x0021	Command code register	RW	
4	0x0022	Command data 1 register	RW	
5	0x0023	Status register	RW	
6	0x0025	Error code register	RW	
7	0x0028	WSS case temperature	RO	
8	0x0029	Hardware error register	RO	
9	0x0034	Command data 2 register	RW	
10	0x0035	Command data 3 register	RW	

6 Hardware interface – Electrical connector

The electrical connector on the WSS module is an 80-contact receptacle. Annex A provides additional information on connector form.

IECNORM.COM : Click to view the full PDF of IEC 62343-4-1:2016

Annex A (informative)

Hardware interface details

Annex A describes two kinds of interfaces. All specifications in Annex A are informative. It is recommended that the user chooses either connector form A or B. Table A.1 gives details on connector form, Table A.2 on pin assignment, Table A.3 on the supply voltages and currents for WSS module, Table A.4 on low voltage TTL thresholds and Table A.5 on power consumption.

Table A.1 – Connector form

No	Parameter	Connector form A	Connector form B
1	Connector form	Samtec CLT-140-02-G-D-BE-A	Samtec CLP-140-02-S-D

Table A.2 – Pin assignment

No	Functional block	Name	Pin assignment A	Pin assignment B
1	Dual port RAM	Address (12-bit wide)	Address bit 0 to 11, pin 51 to 62	DPRA 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11 Pin 70, 68, 66, 64, 62, 60, 58, 56, 54, 52, 48
		Data (16-bit wide)	Data bit 0 to 15, pin 1 to 16	DPRD 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15 Pin 44, 42, 40, 38, 36, 34, 32, 30, 28, 26, 24, 22, 20, 18, 16, 14
		START	START, pin 21	nSTART, pin 27
		DONE	DONE, pin 23	DONE, pin 25
		ERROR	ERROR, pin 25	ERROR, pin 23
		BUSY	BUSY, pin 26, low	nBUSY, pin 29
		Read Write from RAM	Read Write from RAM, pin 45	R/nW, pin 15
		RAM Chip Enable	RAM Chip Enable, pin 47	nCE, pin 13
		RAM Chip Output Enable	RAM Chip Output Enable, pin 48	nOE, pin 17
2	RS232C	TxD	TxD, pin 65	TxD, pin 51
		RxD	RxD, pin 66	RxD, pin 53
3	Module control	MASTER RESET	MASTER RESET, pin 19	nRST, pin 74
		SOFT RESET	HARD RESET, pin 46	nSWRST, pin 67
		READY	CTS, pin 20	nREADY, pin 61
		ALARM	WDERR, pin 24	ALARM, pin 31 or nFAULT, pin 33

Table A.3 – Supply voltages and currents

No	Parameter	Supply voltage and current A			Supply voltage and current B			Unit
		Min.	Typ.	Max.	Min.	Typ.	Max.	
1	Supply voltage +3,3 V	+3,14	+3,3	+3,5	NA	NA	NA	V
2	Supply voltage +5,0 V	+4,75	+5,0	+5,25	+4,75	+5,0	+5,6	V
3	Supply voltage +5,0 V-Analog	+4,75	+5,0	+5,25	+4,75	+5,0	+5,6	V
4	Supply voltage +15,0 V-Analog	+14,25	+15,0	+15,75	NA	NA	NA	V
5	Supply voltage -15,0 V-Analog	-15,75	-15,0	-14,25	NA	NA	NA	V
6	Supply current +3,3 V	NA	NA	+3,0	NA	NA	NA	A
7	Supply current +5,0 V	NA	NA	+2,0	NA	NA	+7,0	A
8	Supply current +5,0 V-Analog	NA	NA	+2,0	NA	NA	NA	A
9	Supply current +15,0 V-Analog	NA	NA	+1,0	NA	NA	NA	A
10	Supply current -15,0 V-Analog	NA	NA	1,0	NA	NA	NA	A

All the WSS control signals are LVTTL CMOS (3.3 V). The voltage level thresholds are as specified in Table A.4 below.

Table A.4 – Low voltage TTL thresholds

No	Parameter	Low voltage TTL thresholds A		Low voltage TTL thresholds B		Unit
		Min.	Max.	Min.	Max.	
1	Logic low input level	NA	+0,8	-0,2	+0,8	V
2	Logic high input level	+2,0	+5,5	+2,0	+3,45	V
3	Logic low output level	NA	+0,4	NA	+0,4	V
4	Logic high output level	+2,4	+3,3	+2,8	NA	V

Table A.5 – Power consumption

No	Parameter	Power consumption A	Power consumption B	Unit
		Max.	Max.	
1	Power consumption	10	33 ^a	W

Annex B (informative)

DPRAM memory map details and timing charts

Annex B describes two types of DPRAM interfaces. All specifications in Annex B are informative. It is recommended that the user chooses either specification A or B. Table B.1 provides the DPRAM memory map for specification A. Table B.2 provides the DPRAM memory map for specification B. Table B.3 provides the signal time specification for both the A and B interfaces. Figure B.1 through to Figure B.8 show the timing relationships of the signals.

Table B.1 – DPRAM memory map specification A

Address	Content (16 bits)	Direction	Note
0x0001	Hardware and firmware version	From WSS module	The hardware and firmware versions are embedded.
0x0020	Command register	From host controller	
0x0021	Command code register		
0x0022	Command data 1		
0x0023	Status 1	From WSS module	Indicates command execution status, ready or error
0x0024	Status 2		Status code (contains results of executed command)
0x0025	Error code		
0x0028	WSS module temperature		Temperature of WSS. This address will be updated upon receiving any command.
0x0029	Hardware failure register		
0x0034	Command data 2	From host controller	
0x0035	Command data 3		
Starting at 0x200	Required port and differential attenuation for each channel	From host controller	Attenuation spectrum and port settings required
Starting at 0x400	Port setting and accumulated differential attenuations for each channel	From WSS module	Port settings and running sum of differential attenuation
Starting at 0x600	Stored port and accumulated attenuations for each channel read from non-volatile RAM	From WSS module	Every time "store" command is issued, the stored value is also copied at 0x600
0x0803	Attenuation range (controllable range)		The default stored value is 20 dB.
Starting at 0x900	Wavelength of each channel	From WSS module	Channel wavelength information
0x0F00-0xFFFF	User's reserved	From host controller	Confirmation module access

Table B.2 – DPRAM memory map specification B

Address	Content	R/W	Data type	Initial value	Note
Device identification and version information registers					
0x0000	Supplier identifier	RO	Number	Invariant	Assigned by customer (constant compiled into the code-base)
0x0001	Version number	RO	Number	Invariant	This is a reduced detail version of the version number. It includes both hardware and software versions.
0x0002	Part identifier	RO	Number	Invariant	Assigned by customer (constant compiled into the code-base)
0x0003	Hardware version high	RO	Version (high 16 bits)	Invariant	Stored in NVRAM in the device, non customer configurable
0x0004	Hardware version low	RO	Version (low 16 bits)	Invariant	Stored in NVRAM in the device, non customer configurable
0x0005	FPGA version high	RO	Version (high 16 bits)	Invariant	Constant compiled into boot-loader code base (within FPGA configuration)
0x0006	FPGA version low	RO	Version (low 16 bits)	Invariant	Constant compiled into boot-loader code base (within FPGA configuration)
0x0007	Firmware version high	RO	Version (high 16 bits)	Loaded whenever code is restarted	Constant compiled into the code base and embedded in the file header
0x0008	Firmware version low	RO	Version (low 16 bits)	Loaded whenever code is restarted	Constant compiled into the code base and embedded in the file header
0x0009	Boot-loader version high	RO	Version (high 16 bits)	Invariant	Constant compiled into boot-loader code base (within FPGA configuration)
0x000A	Boot-loader version low	RO	Version (low 16 bits)	Invariant	Constant compiled into boot-loader code base (within FPGA configuration)
0x000B	NVRAM version high	RO	Version (high 16 bits)	Loaded whenever code is restarted	Constant embedded in NVRAM, compiled into the code base and embedded in the file header
0x000C	NVRAM version low	RO	Version (low 16 bits)	Loaded whenever code is restarted	Constant embedded in NVRAM, compiled into the code base and embedded in the file header
0x000D	CAL version high	RO	Version (high 16 bits)	Loaded whenever code is restarted	Constant embedded in NVRAM, compiled into the code base and embedded in the file header
0x000E	CAL version high	RO	Version (low 16 bits)	Loaded whenever code is restarted	Constant embedded in NVRAM, compiled into the code base and embedded in the file header
0x000F	Serial number high	RO	Version (high 16 bits)	Invariant	Integer portion of the serial number (upper 16 bits); stored in NVRAM
0x0010	Serial number low	RO	Version (low 16 bits)	Invariant	Integer portion of the serial number (lower 16 bits); stored in NVRAM
0x0011	Year of manufacture	RO	Number (2003 to 65536)	Invariant	Year of manufacture as an integer; stored within calibration data
0x0012	Month of manufacture	RO	Number (1 to 12)	Invariant	Month of manufacture as an integer; stored within calibration data

Address	Content	R/W	Data type	Initial value	Note
0x0013	Day of manufacture	RO	Number (1 to 31)	Invariant	Day of manufacture as an integer; stored within calibration data
0x0014	Current file location	RO	Number (0 to 2)	First valid code found (3 to 5)	This is the location of the currently executing code within the device. The value location is 3 for the primary code version, 4 for the secondary code version or 5 for the third code version.
0x0015-0x001F	Reserved	NA	NA	NA	Reserved
Command control and status reporting registers					
0x0020	Command register	RW	NA	NA	<i>IEC62343-4-1:2016</i>
0x0021	Command code register	RW	NA	NA	
0x0022	Command data 1 register	RW	NA	NA	
0x0023	Status register	RW	NA	NA	
0x0024	Reserved	RW	NA	NA	
0x0025	Error code register	RW	NA	NA	
0x0026	ALMHI case temperature duplicate	RO	$\pm 0,1\text{ }^{\circ}\text{C}$: i.e. $10\text{ }^{\circ}\text{C} = 100$ and $-0,4\text{ }^{\circ}\text{C} = 0xFFFF$	Stored value	
0x0027	ALMLO case temperature duplicate	RO		Stored value	
0x0028	Current case temperature duplicate	RO		0x7FFF (unread)	
0x0029	Hardware error register	RO	Bit field	0x0000	
0x002A	Alarm register high	RO	Bit field	0x0000	
0x002B	Alarm register low	RO	Bit field	NA	
0x002C	Hardware error register latched	RO	Bit field	Stored value	
0x002D	Alarm register latched high	RO	Bit field	Stored value	
0x002E	Alarm register latched low	RO	Bit field	Stored value	
0x002F	Reserved	NA	NA	NA	
0x0030	Download binary file size(upper16)	RW	Number (Upper 16 bits)	0x0000	Size of the file being transferred (upper 16 bits)
0x0031	Download binary file size(lower16)	RW	Number (Lower 16 bits)	0x0000	Size of the file being transferred (lower 16 bits)
0x0032	Download buffer offset	RO	Number	0x0A00	Offset of the download buffer from the start of the DRPAM
0x0033	Download buffer size	RO	Number	0x0400	Size within the DRPAM of the download buffer
0x0034	Command data 2 register	RW	NA	0x0000	
0x0035	Command data 3 register	RW	NA	0x0000	
0x0036	Command data 4 register	RW	NA	0x0000	
Basic configuration registers					

Address	Content	R/W	Data type	Initial value	Note
0x0037	Start-up state	RO	Number	(1 to 3)	The currently stored start-up configuration. This controls the behaviour of the device on a warm start. Possible values are: 1 Start factory default 2 Start all blocked 3 Start last saved
0x0038	Channel spacing	RO	Number	50	The module's channel spacing in GHz (stored status)
0x0039-0x003F	Reserved	NA	NA	NA	Reserved
0x0040-0x0049	Reserved for insertion loss data	NA	NA	0x7FFF	Reserved for insertion loss data
0x004A-0x004F	Reserved	NA	NA	NA	Reserved for port expansion
File download registers					
0x0050	Overall file size high	RO	Number (high 16 bits)	0x0000	<i>Click to view the full PDF of IEC 62343-4-1:2016</i>
0x0051	Overall file size low	RO	Number (low 16 bits)	0x0000	
0x0052	Current block offset high	RO	Number (high 16 bits)	0x0000	
0x0053	Current block offset low	RO	Number (low 16 bits)	0x0000	
0x0054	Current block length	RO	Number	0x0000	
0x0055	Current block CRC high	RO	Number (high 16 bits)	0x0000	
0x0056	Current block CRC low	RO	Number (low 16 bits)	0x0000	
0x0057	Overall file CRC high	RO	Number (high 16 bits)	0x0000	
0x0058	Overall file CRC low	RO	Number (low 16 bits)	0x0000	
0x0059	File validate status	RO	Bit field	0x0000	
0x005A	File save status	RO	Bit field	0x0000	
0x005B	Hardware version – file high	RO	Number (high 16 bits)	0x0000	
0x005C	Hardware version – file low	RO	Number (low 16 bits)	0x0000	
0x005D	FPGA version – file high	RO	Number (high 16 bits)	0x0000	
0x005E	FPGA version – file low	RO	Number (low 16 bits)	0x0000	
0x005F	Firmware version – file high	RO	Number (high 16 bits)	0x0000	
0x0060	Firmware version – file low	RO	Number (low 16 bits)	0x0000	
0x0061	Boot-loader version – file high	RO	Number (high 16 bits)	0x0000	

Address	Content	R/W	Data type	Initial value	Note
0x0062	Boot-loader version – file low	RO	Number (low 16 bits)	0x0000	
0x0063	NVRAM version – file high	RO	Number (high 16 bits)	0x0000	
0x0064	NVRAM version – file low	RO	Number (low 16 bits)	0x0000	
0x0065	CAL version – file high	RO	Number (high 16 bits)	0x0000	
0x0066	CAL version – file low	RO	Number (low 16 bits)	0x0000	
0x0067-0x01FF	Reserved	NA	NA	NA	Reserved
Port and attenuation configuration registers					
0x0200-0x0263	Required port and attenuation	RW	Array of one hundred 16-bit values	As specified by the "start-up state"	One 16-bit word per channel; upper byte is the port; lower byte is the attenuation. The port is a number from 1 to the number of ports in the device. Attenuation is a number from 0 to 150 and is measured in 0,1 dB increments. If the port or the attenuation is set to 0xFF, the channel will be blocked. The first channel is stored in the first memory location. This array is used to determine which channels are to be updated when a switch command is received.
0x0264-0x02FF	Reserved	NA	NA	NA	Reserved for channel expansion
0x0300-0x0363	Current port and attenuation	RO	NA	As specified by the "start-up state"	One 16-bit word per channel; upper byte is the port; lower byte is the attenuation. The port is a number from 1 to the number of ports in the device. Attenuation is a number from 0 to 150 and is measured in 0,1 dB increments. If the port or the attenuation is set to 0xFF, the channel will be blocked. The first channel is stored in the first memory location. This array represents the current configuration of the switch.
0x0364-0x03FF	Reserved	NA	NA	NA	Reserved for channel expansion
0x0400-0x0463	Stored port and attenuation	RO	NA	As specified by the "start-up state"	One 16-bit word per channel; upper byte is the port; lower byte is the attenuation. The port is a number from 1 to the number of ports in the device. Attenuation is a number from 0 to 150 and is measured in 0,1 dB increments. If the port or the attenuation is set to 0xFF, the channel will be blocked. The first channel is stored in the first memory location. This array represents the current configuration of the switch.
0x0464-0x04FF	Reserved	NA	NA	NA	Reserved for channel expansion
Reserved space					
0x0500-0x09FF	Reserved	NA	NA	NA	Reserved
File transfer buffer					

IECNORM.COM. Click to view the full PDF IEC 62343-4-1:2016

Address	Content	R/W	Data type	Initial value	Note
0x0A00-0x0DFF	Download buffer	RW	NA	NA	If the size in bytes of the block in the buffer is odd, the last byte will be in the upper byte of the last used 16-bit word.
Manufacturer specific diagnostics					
0x0E00-0x0EFF	Manufacturer diagnostics	NA	NA	NA	Reserved for manufacturer diagnostics
Monitored signal and alarm configuration registers					
0x0F00	Current case temperature	RO	$\pm 0,1\text{ }^{\circ}\text{C}$: i.e. 10 $^{\circ}\text{C}$ = 100 and -0,4 $^{\circ}\text{C}$ = 0xFFFC	0x7FFF (unread)	This is the current case temperature of the module
0x0F01	Current device temperature	RO		0x7FFF (unread)	This is the current temperature of the optical package The value 0x7FFF or 32768 indicates that the rail has not been sampled yet or is not being sampled.
0x0F02	TEC current	RO	$\pm \text{mA}$	0x7FFF (unread)	The number of mA being used by the temperature controller
0x0F03	Supply voltage (5V)	RO	$\pm \text{mV}$	0x7FFF (unread)	This is the current (5 V) supply voltage of the DWP device measured in mV
0x0F04	Internal power rail 13v4	RO	$\pm \text{mV}$	0x7FFF (unread)	These are internally generated power rails on the DWP device. They are instantaneous samples that are updated once every 10 s. They are signed values measured in mV. The value 0x7FFF or 32768 indicates that the rail has not been sampled yet or is not being sampled.
0x0F05	Internal power rail 12v4	RO	$\pm \text{mV}$	0x7FFF (unread)	
0x0F06	Internal power rail 3v3	RO	$\pm \text{mV}$	0x7FFF (unread)	
0x0F07	Internal power rail 2v5	RO	$\pm \text{mV}$	0x7FFF (unread)	
0x0F08	Internal power rail 1v8	RO	$\pm \text{mV}$	0x7FFF (unread)	
0x0F09	Internal power rail 1v5	RO	$\pm \text{mV}$	0x7FFF (unread)	
0x0F0A	Internal power rail N2V	RO	$\pm \text{mV}$	0x7FFF (unread)	
0x0F0B	Internal power rail N5V	RO	$\pm \text{mV}$	0x7FFF (unread)	
0x0F0C-0x0F1F	Reserved	NA	NA	NA	Reserved for expansion of monitoring options
0x0F20	ALMHI case temperature	RO	$\pm 0,1\text{ }^{\circ}\text{C}$	Stored value	This is the level at which an alarm will be reported.
0x0F21	ALMHI device temperature	RO	$\pm 0,1\text{ }^{\circ}\text{C}$	Stored value	It is directly compared against the corresponding monitored signal.
0x0F22	ALMHI TEC current	RO	$\pm \text{mA}$	Stored value	A value of 0x7FFF indicates to the device that the alarm will be ignored.
0x0F23	ALMHI supply voltage	RO	$\pm \text{mV}$	Stored value	

Address	Content	R/W	Data type	Initial value	Note
0x0F24	ALMHI internal rail 13v4	RO	± mV	Stored value	
0x0F25	ALMHI internal power 12v4	RO	± mV	Stored value	
0x0F26	ALMHI internal power 3v3	RO	± mV	Stored value	
0x0F27	ALMHI internal power 2v5	RO	± mV	Stored value	
0x0F28	ALMHI internal power 1v8	RO	± mV	Stored value	
0x0F29	ALMHI internal power 1v5	RO	± mV	Stored value	
0x0F2A	ALMHI internal power N2V	RO	± mV	Stored value	
0x0F2B	ALMHI internal power N5V	RO	± mV	Stored value	
0x0F2C	ALMHI VCOM	RO	± mV	Stored value	
0x0F2D	ALMHI temperature shutdown	RO	± 0,1 °C	Stored value	<p>This is the upper limit of the temperature range of the device.</p> <p>At or above this limit the device will shut down the optional components.</p> <p>A value of 0x7FFF indicates to the device that the alarm will be ignored.</p>
0x0F2E	ALMHI TEC current OOR	RO	± mA	Stored value	<p>These are secondary alarms; if triggered the alarm events are recorded and it is not possible to clear them.</p> <p>A value of 0x7FFF indicates to the device that the alarm will be ignored.</p>
0x0F2F	ALMHI supply voltage OOR	RO	± mV	Stored value	
0x0F30	ALMHI VCOM OOR	RO	± mV	Stored value	
0x0F31-0x0F3F	Reserved	NA	NA	NA	Reserved for expansion of monitoring options
0x0F40	ALMHI hysteresis case temperature	RO	± 0,1 °C	Stored value	<p>After the alarm has triggered because it is above the high threshold, it will remain active until it drops back below this threshold.</p> <p>A value of 0x7FFF indicates to the device that the hysteresis level is ignored and that the alarm will be cleared as soon as the signal drops below the high threshold.</p> <p>("Temperature Shutdown", "TEC Current OOR", "Supply OOR" and "VCOM OOR" are special cases as they are duplicates and compare against other values.)</p>
0x0F41	ALMHI hysteresis device temperature	RO	± 0,1 °C	Stored value	
0x0F42	ALMHI hysteresis TEC current	RO	± mA	Stored value	
0x0F43	ALMHI hysteresis supply voltage (5V)	RO	± mV	Stored value	
0x0F44	ALMHI hysteresis internal rail 13v4	RO	± mV	Stored value	
0x0F45	ALMHI hysteresis internal power 12v4	RO	± mV	Stored value	
0x0F46	ALMHI hysteresis internal power 3v3	RO	± mV	Stored value	
0x0F47	ALMHI hysteresis internal power 2v5	RO	± mV	Stored value	
0x0F48	ALMHI hysteresis internal power 1v8	RO	± mV	Stored value	
0x0F49	ALMHI hysteresis internal power 1v5	RO	± mV	Stored value	

Address	Content	R/W	Data type	Initial value	Note
0x0F4A	ALMHI hysteresis internal power N2V	RO	± mV	Stored value	<p>ALMHI hysteresis internal power N5V</p> <p>ALMHI hysteresis VCOM</p> <p>ALMHI hysteresis temperature shutdown</p> <p>ALMHI hysteresis TEC current OOR</p> <p>ALMHI hysteresis supply OOR</p> <p>ALMHI VCOM OOR</p> <p>Reserved</p>
0x0F4B	ALMHI hysteresis internal power N5V	RO	± mV	Stored value	
0x0F4C	ALMHI hysteresis VCOM	RO	± mV	Stored value	
0x0F4D	ALMHI hysteresis temperature shutdown	RO	± 0,1 °C	Stored value	
0x0F4E	ALMHI hysteresis TEC current OOR	RO	± mA	Stored value	
0x0F4F	ALMHI hysteresis supply OOR	RO	± mV	Stored value	
0x0F50	ALMHI VCOM OOR	RO	± mV	Stored value	
0x0F51-0x0F5F	Reserved	NA	NA	NA	Reserved for expansion of monitoring options
0x0F60	ALMLO case temperature	RO	± 0,1 °C	Stored value	This is the level at or below which an alarm will be reported.
0x0F61	ALMLO device temperature	RO	± 0,1 °C	Stored value	It is directly compared against the corresponding monitored signal.
0x0F62	ALMLO TEC temperature	RO	± mA	Stored value	A value of 0xFFFF indicates to the device that the alarm will be ignored.
0x0F63	ALMLO supply voltage (5V)	RO	± mV	Stored value	
0x0F64	ALMLO internal rail 13v4	RO	± mV	Stored value	
0x0F65	ALMLO internal power 12v4	RO	± mV	Stored value	
0x0F66	ALMLO internal power 3v3	RO	± mV	Stored value	
0x0F67	ALMLO internal power 2v5	RO	± mV	Stored value	
0x0F68	ALMLO internal power 1v8	RO	± mV	Stored value	
0x0F69	ALMLO internal power 1v5	RO	± mV	Stored value	
0x0F6A	ALMLO internal power N2V	RO	± mV	Stored value	
0x0F6B	ALMLO internal power N5V	RO	± mV	Stored value	
0x0F6C	ALMLO VCOM	RO	± mV	Stored value	
0x0F6D	ALMLO temperature shutdown	RO	± 0,1 °C	Stored value	This is the lower limit of the temperature range of the device. At or below this limit the device will shut down the optical components. A value of 0xFFFF indicates to the device that the alarm will be ignored.
0x0F6E	ALMLO TEC current OOR	RO	± mA	Stored value	These are secondary alarms; if triggered the alarm events are recorded, and it is not possible to clear them. A value of 0xFFFF indicates to the device that the alarm will be ignored.

Address	Content	R/W	Data type	Initial value	Note
0x0F6F	ALMLO supply OOR	RO	± mV	Stored value	
0x0F70	ALMLO VCOM OOR	RO	± mV	Stored value	
0x0F71-0x0F7F	Reserved	NA	NA	NA	Reserved for expansion of monitoring options
0x0F80	ALMLO Hysteresis Case Temp.	RO	± 0,1 °C	Stored value	After the alarm has triggered because it is at or below the low threshold, it will remain active until it rises above this threshold. It is directly compared against the corresponding monitored signal. A value of 0xFFFF indicates to the device that the hysteresis level is ignored and that the alarm will be cleared as soon as the signal rises above the low threshold.
0x0F81	ALMLO hysteresis device temperature	RO	± 0,1 °C	Stored value	
0x0F82	ALMLO hysteresis TEC current	RO	± mA	Stored value	
0x0F83	ALMLO hysteresis supply voltage (5V)	RO	±mV	Stored value	
0x0F84	ALMLO hysteresis internal rail 13v4	RO	± mV	Stored value	
0x0F85	ALMLO hysteresis internal power 12v4	RO	± mV	Stored value	
0x0F86	ALMLO hysteresis internal power 3v3	RO	± mV	Stored value	
0x0F87	ALMLO hysteresis internal power 2v5	RO	± mV	Stored value	
0x0F88	ALMLO hysteresis internal power 1v8	RO	± mV	Stored value	
0x0F89	ALMLO hysteresis internal power 1v5	RO	± mV	Stored value	
0x0F8A	ALMLO hysteresis internal power N2V	RO	± mV	Stored value	
0x0F8B	ALMLO hysteresis internal power N5V	RO	± mV	Stored value	
0x0F8C	ALMLO hysteresis VCOM	RO	± mV	Stored value	
0x0F8D	ALMLO hysteresis temperature shutdown	RO	± 0,1 °C	Stored value	
0x0F8E	ALMLO hysteresis TEC current OOR	RO	± mA	Stored value	
0x0F8F	ALMLO hysteresis supply OOR	RO	± mV	Stored value	
0x0F90	ALMLO hysteresis VCOM OOR	RO	± mV	Stored value	
0x0F91-0x0F9F	Reserved	NA	NA	NA	Reserved for expansion of monitoring options.
0x0FA0	ALM STATE case temperature	RO	Number (0 to 5)	0 (Un-initialized)	These registers represent the alarm conditions or state. The valid values are: 0 Un-initialized or disabled 1 Below lower threshold 2 Within low hysteresis (it only transitions through this state if it has been below the lower threshold) 3 Within specification 4 Within high hysteresis (it only transitions through this state if it has been above the upper threshold) 5 Above the upper threshold
0x0FA1	ALM STATE device temperature	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FA2	ALM STATE TEC current	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FA3	ALM STATE supply voltage (5v)	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FA4	ALM STATE internal rail 13v4	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FA5	ALM STATE internal power 12v4	RO	Number (0 to 5)	0 (Un-initialized)	

Address	Content	R/W	Data type	Initial value	Note
0x0FA6	ALM STATE internal power3v3	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FA7	ALM STATE internal power2v5	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FA8	ALM STATE internal power1v8	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FA9	ALM STATE internal power1v5	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FAA	ALM STATE internal power N2V	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FAB	ALM STATE internal power N5V	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FAC	ALM STATE VCOM	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FAD	ALM STATE temperature shutdown	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FAE	ALM STATE TEC current OOR	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FAF	ALM STATE supply OOR	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FB0	ALM STATE VCOM OOR	RO	Number (0 to 5)	0 (Un-initialized)	
0x0FB1-0x0FBF	Reserved	NA	NA	NA	Reserved for expansion of monitoring options
0x0FC0-0x0FFF	Reserved	NA	NA	NA	Reserved

IECNORM.COM : Click to view the full PDF of IEC 62343-4-1:2016

Table B.3 – Signal time specification

No.	Parameter	Description	Specification A			Specification B			Unit
			Min.	Typ.	Max.	Min.	Typ.	Max.	
DPRAM read cycle timing									
1	t_{RC}	Read cycle time	150	NA	NA	55	248	NA	ns
2	t_{AA}	Address to data valid	NA	NA	40	NA	NA	55	ns
3	t_{ACE}	CE low to data valid	NA	NA	40	NA	NA	55	ns
4	t_{DOE}	OE low to data valid	NA	NA	20	NA	NA	25	ns
5	t_{DH}	Output hold from CE or OE change to high, depending upon which occurs first.	5	NA	NA	NA	NA	NA	ns
6	t_{OHA}	Output hold from address change	5	NA	40	3	NA	NA	ns
7	t_{AH}	Address hold from CE or OE change to high depending upon which occurs first.	20	NA	NA	NA	NA	NA	ns
8	t_{CERH}	CE high before next read cycle	0	NA	NA	NA	NA	NA	ns
9	t_{OEH}	OE high before next read cycle	0	NA	NA	NA	NA	NA	ns
10	t_{LZOE}	OE low to previous data become invalid	NA	NA	NA	NA	3	NA	ns
11	t_{HZOE}	OE high to new data become invalid	NA	NA	NA	NA	NA	25	ns
12	t_{LZCE}	CE low to previous data become invalid	NA	NA	NA	3	NA	NA	ns
13	t_{HZCE}	CE high to new data become invalid	NA	NA	NA	NA	NA	25	ns
DPRAM write cycle timing									
14	t_{WC}	Write cycle time	150	NA	NA	55	NA	NA	ns
15	t_{AW}	Address valid to write end	40	NA	NA	35	NA	NA	ns
16	t_{SCE}	CE low to write end	40	NA	NA	35	NA	NA	ns
17	t_{PWE}	Write pulse width	40	NA	NA	35	NA	NA	ns
18	t_{AHW}	Address hold after write	20	NA	NA	0	NA	NA	ns
19	t_{CEWH}	CE high before next write cycle	20	NA	NA	NA	NA	NA	ns
20	t_{RWH}	R/W high before next write cycle	0	NA	NA	NA	NA	NA	ns
21	t_{SD}	Data set-up to write end	40	NA	NA	20	NA	NA	ns
22	t_{HD}	Data hold from CE or R/W changing to high, depending upon which occurs first	20	NA	NA	0	NA	NA	ns
23	t_{AC}	Address to CE	NA	NA	NA	0	NA	NA	ns
24	t_{CA}	CE to address	NA	NA	NA	0	NA	NA	ns
25	t_{SA}	Address setup write start	NA	NA	NA	0	NA	NA	ns
26	t_{HZWE}	R/W low to data writable	NA -	NA	NA	NA	NA	25	ns
27	t_{LZWE}	R/W high to data write inhibit	NA	NA	NA	0	NA	NA	ns
Power on timing									
28	t_{CPS}	Command lines power on set-up time	NA	NA	5	NA	NA	NA	ms
29	t_{RPS}	Response from module at power on set-up time	NA	NA	100	NA	NA	NA	μ s
30	$t_{Initial}$	Initialization time	NA	NA	5	NA	NA	NA	s
Start timing									
31	t_{SPW}	Start pulse width	220	NA	NA	NA	NA	NA	ns

No.	Parameter	Description	Specification A			Specification B			Unit
			Min.	Typ.	Max.	Min.	Typ.	Max.	
32	$t_{SPdelay}$	Response from module after start	NA	NA	10	NA	NA	NA	us
33	t_{SP}	Start command process time	150	NA	NA	NA	NA	NA	ms
34	t_{SS}	Address to start	NA	NA	NA	90	94	110	ns
35	t_{DC}	Done cycle	NA	NA	NA	NA	NA	4,5	s
36	t_{SR}	Address to ready	NA	NA	NA	90	94	110	ns
37	t_{SC}	Ready cycle	NA	NA	NA	NA	NA	4,5	s
38	t_{SE}	Address to error	NA	NA	NA	90	94	110	ns
39	t_{EC}	Error cycle	NA	NA	NA	NA	NA	4,5	s
Master reset timing									
40	t_{MRPW}	Master reset pulse width	220	NA	NA	NA	NA	NA	ns
41	$t_{MRdelay}$	Response from module after reset pulse	NA	NA	10	NA	NA	NA	us
42	t_{MRP}	Master reset process time	NA	NA	5	NA	NA	NA	s
Soft reset timing									
43	t_{SRPW}	Soft reset pulse width	220	NA	NA	NA	NA	NA	ns
44	$t_{SRdelay}$	Response from module after reset pulse	NA	NA	10	NA	NA	NA	us
45	t_{SRP}	Soft reset process time	NA	NA	200	NA	NA	NA	ms
DPRAM busy timing									
46	t_{BPW}	Busy signal pulse Width	20	NA	NA	NA	NA	NA	ns
<p>The DPRAM busy signal will be set to low when either both sides write the same location or any one side writes and the other side reads the same location at the same time. The signal will not be low if both sides read the same location at the same time. The BUSY signal will stay low until the scenario disappears. Due to the discrete signal handshaking arrangement, use of this signal should not be required.</p>									
Alarm timing									
47	t_{AR}	Alarm reset process	NA	NA	500	NA	NA	NA	ms

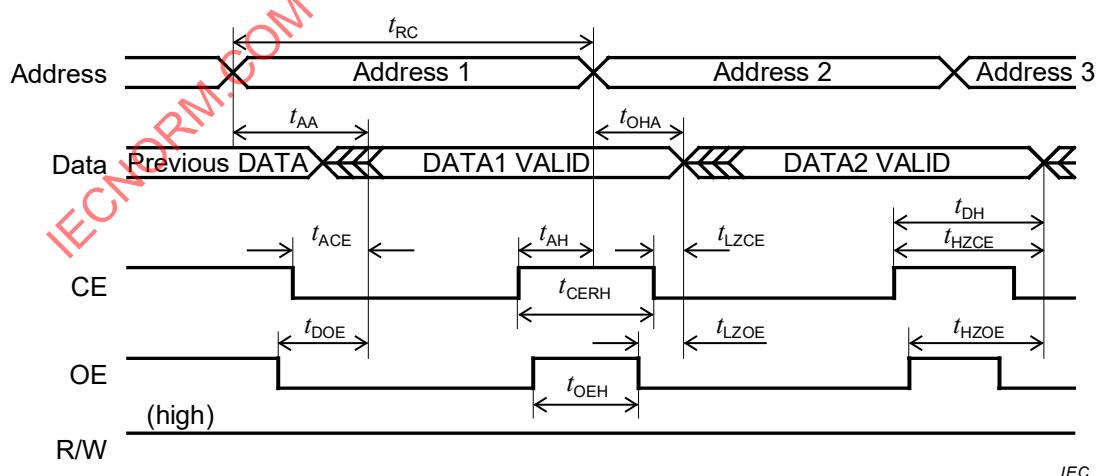


Figure B.1 – DPRAM READ CYCLE timing

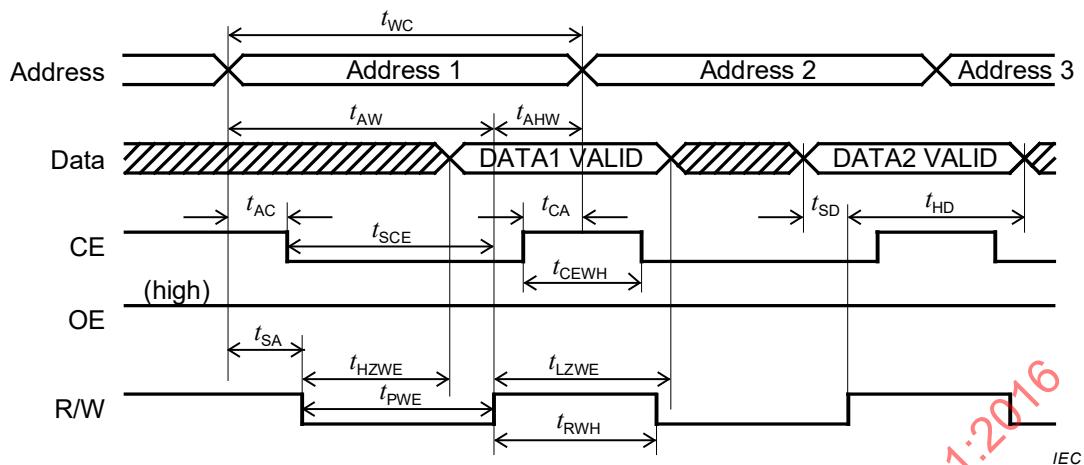


Figure B.2 – DPRAM WRITE CYCLE timing

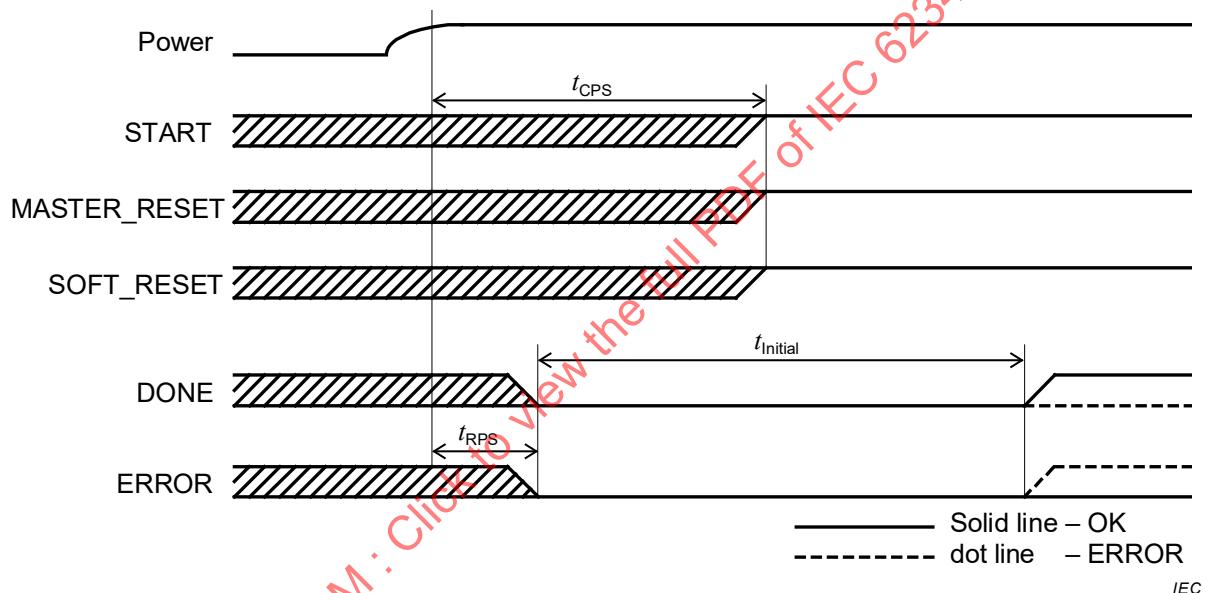
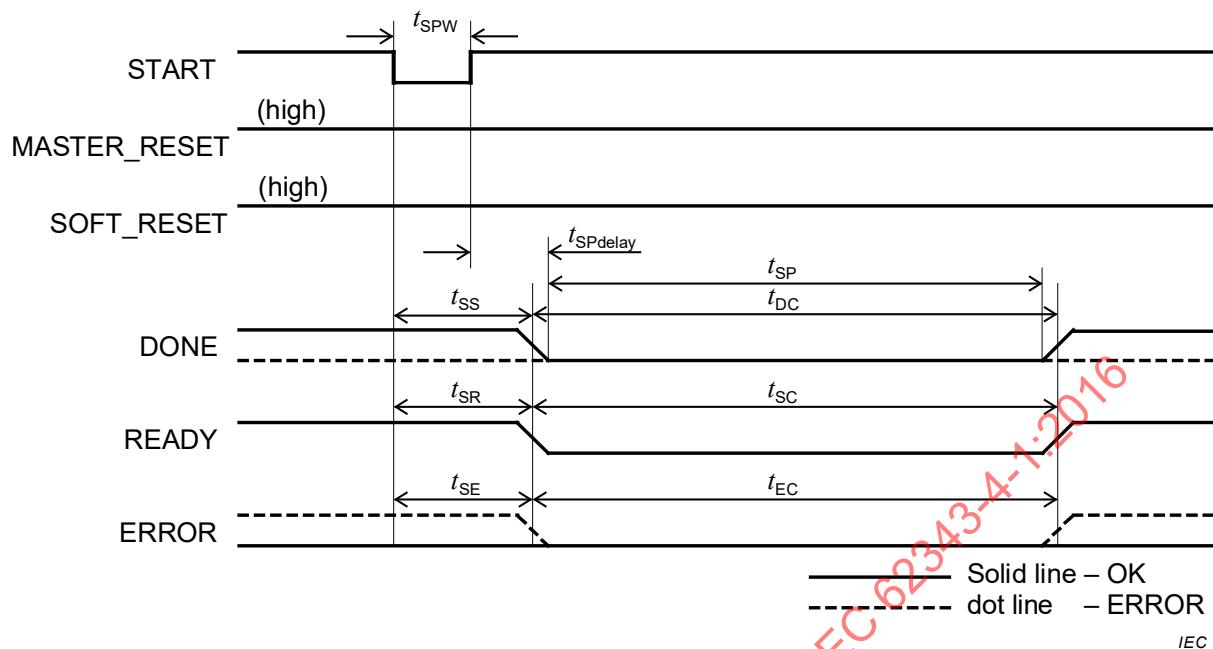
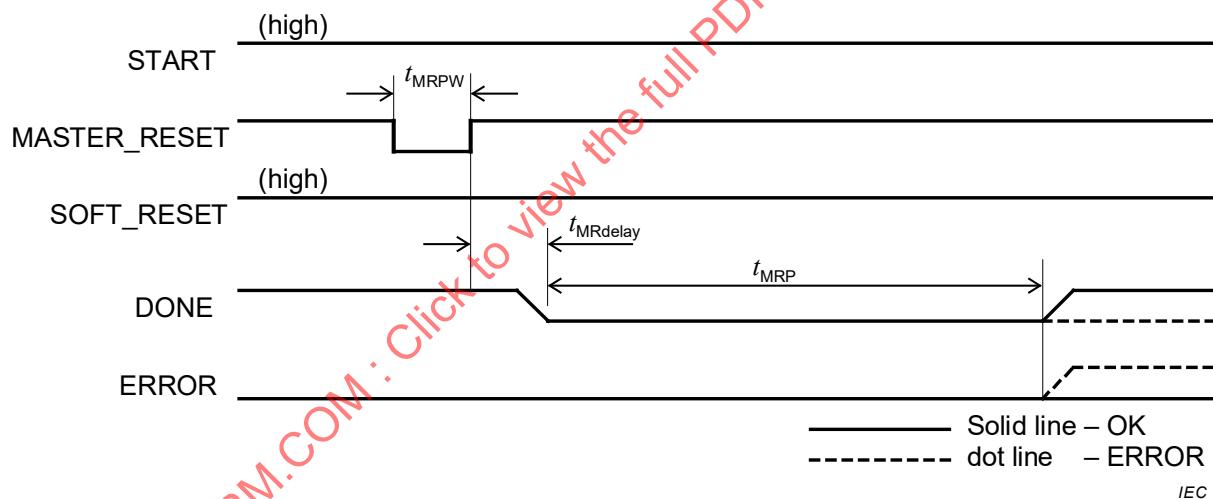


Figure B.3 – POWER ON timing

**Figure B.4 – START timing****Figure B.5 – MASTER RESET timing**

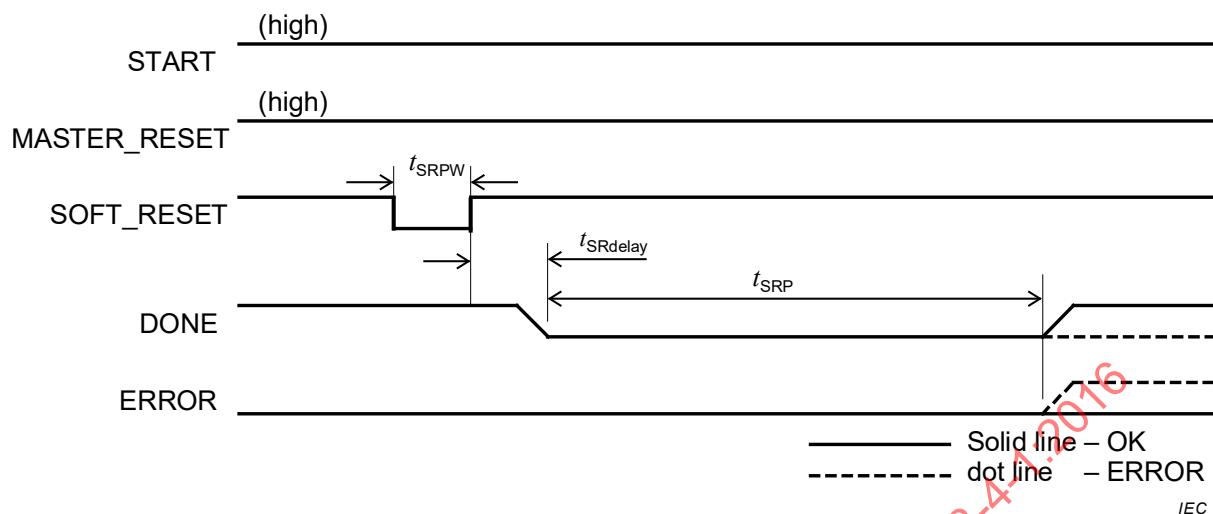


Figure B.6 – SOFT RESET timing

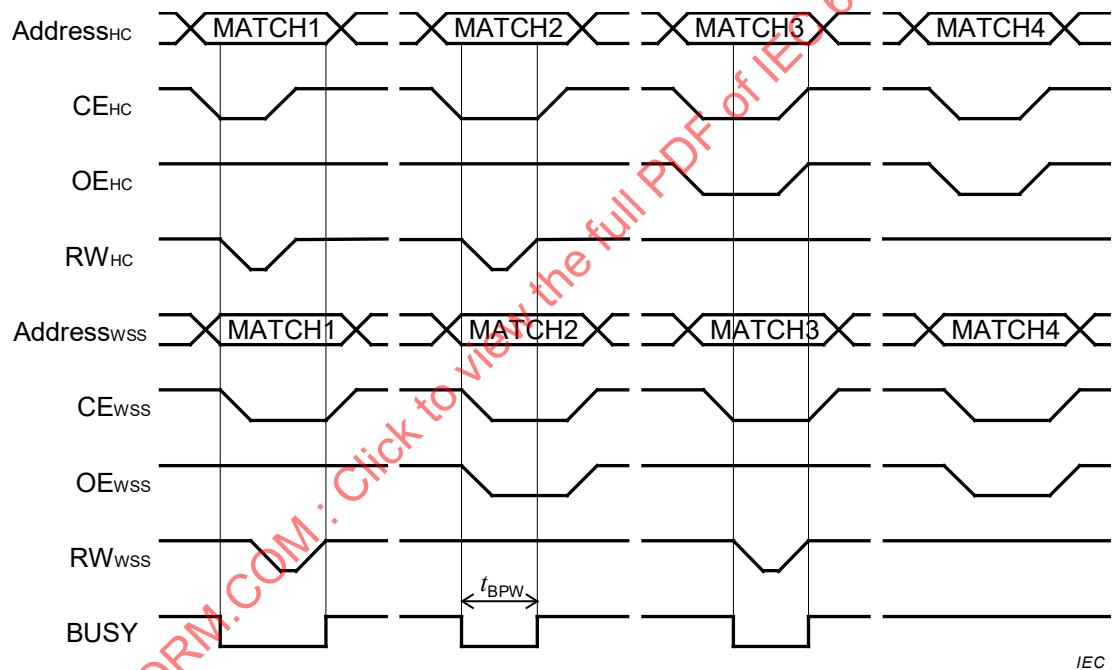


Figure B.7 – DPRAM BUSY timing

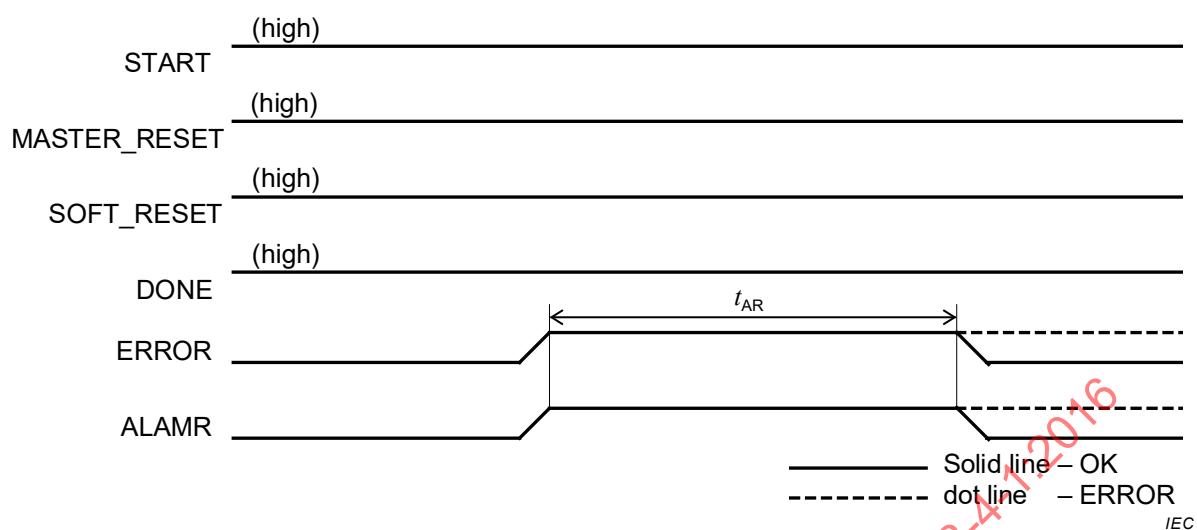


Figure B.8 – ALARM timing

Bibliography

IEC 62343-3-3, *Dynamic modules – Part 3-3: Performance specification templates – Wavelength selective switches*

IEC TR 62343-6-4, *Dynamic modules – Part 6-4: Design guide – Reconfigurable optical add/drop multiplexer¹*

IECNORM.COM : Click to view the full PDF of IEC 62343-4-1:2016

¹ Under consideration

IECNORM.COM : Click to view the full PDF of IEC 62343-4-1:2016

SOMMAIRE

AVANT-PROPOS	33
INTRODUCTION	35
1 Domaine d'application	36
2 Références normatives	36
3 Termes, définitions et abréviations	36
3.1 Termes et définitions	36
3.2 Abréviations	37
4 Configuration de base d'une interface WSS	37
5 Interface logicielle	38
6 Interface matérielle – Connecteur électrique	40
Annexe A (informative) Détails de l'interface matérielle	41
Annexe B (informative) Détails de configuration de la mémoire DPRAM et chronogrammes	43
Bibliographie	62
Figure 1 – Configuration de base d'une interface WSS	38
Figure B.1 – Chronogramme d'un CYCLE DE LECTURE DE LA DPRAM	57
Figure B.2 – Chronogramme d'un CYCLE D'ÉCRITURE DE LA DPRAM	57
Figure B.3 – Chronogramme de MISE SOUS TENSION	58
Figure B.4 – Chronogramme de DEMARRAGE	59
Figure B.5 – Chronogramme de REINITIALISATION PRINCIPALE	60
Figure B.6 – Chronogramme de REINITIALISATION LOGICIELLE	60
Figure B.7 – Chronogramme de signal d'état OCCUPE de la DPRAM	61
Figure B.8 – Chronogramme d'ALARME	61
Tableau 1 – Interface logicielle	39
Tableau 2 – Configuration de la mémoire DPRAM	40
Tableau A.1 – Forme du connecteur	41
Tableau A.2 – Affectation des broches	41
Tableau A.3 – Tensions et courant d'alimentation	42
Tableau A.4 – Seuils de basse tension TTL	42
Tableau A.5 – Consommation de puissance	42
Tableau B.1 – Spécification A de configuration de la mémoire DPRAM	43
Tableau B.2 – Spécification B de configuration de la mémoire DPRAM	44
Tableau B.3 – Spécification des durées des signaux	54

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

MODULES DYNAMIQUES –

Partie 4-1: Interface logicielle et matérielle – Commutateur sélectif en longueur d'onde 1 x 9

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est d'autre part attirée sur le fait que certains des éléments de la présente publication de l'IEC peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. L'IEC ne saurait être tenue pour responsable de l'identification de ces droits de propriété en tout ou partie.

La Norme internationale IEC 62343-4-1 a été établie par le sous-comité SC86C: Systèmes et dispositifs actifs à fibres optiques, du comité d'études 86 de l'IEC: Fibres optiques.

La présente version bilingue (2017-08) correspond à la version anglaise monolingue publiée en 2016-03.

Le texte anglais de cette norme est issu des documents 86C/1304/CDV et 86C/1346/RVC.

Le rapport de vote 36C/101/RVD donne toute information sur le vote ayant abouti à l'approbation de cette norme.

La version française de cette norme n'a pas été soumise au vote.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

Une liste de toutes les parties de la série IEC 62343, publiées sous le titre général *Modules dynamiques*, peut être consultée sur le site web de l'IEC.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "http://webstore.iec.ch" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

IECNORM.COM : Click to view the full PDF of IEC 62343-4-1:2016

INTRODUCTION

Un commutateur sélectif en longueur d'onde (WWS¹), est un module dynamique utilisé principalement dans un système de multiplexage optique d'insertion-extraction reconfigurable (ROADM²) pour commuter tous les signaux d'une longueur d'onde particulière vers le port de sortie exigé respectif dans des réseaux de multiplexage par répartition en longueur d'onde à forte densité (DWDM³). Le module WSS comporte un port d'entrée et plusieurs ports de sortie (c'est-à-dire $1 \times N$ WSS) et il peut être utilisé inversé, avec N ports d'entrée et un seul port de sortie, en fonction de l'application prévue. Il est contrôlé électriquement par un logiciel qui envoie chaque longueur d'onde particulière d'un signal DWDM délivré en entrée vers le port de sortie respectif.

IECNORM.COM : Click to view the full PDF of IEC 62343-4-1:2016

¹ WWS = *wavelength selective switch*.

² ROADM = *reconfigurable optical add drop multiplexer*.

³ DWDM = *dense wavelength division multiplexing*.

MODULES DYNAMIQUES –

Partie 4-1: Interface logicielle et matérielle – Commutateur sélectif en longueur d'onde 1 x 9

1 Domaine d'application

La présente partie de l'IEC 62343 décrit et fournit des spécifications d'une interface logicielle et matérielle pour le commutateur sélectif en longueur d'onde 1 x 9.

Ces commutateurs peuvent être contrôlés par un micrologiciel résident et cette interface. La présente norme couvre la configuration et les fonctions permettant de contrôler un WSS. L'interface est destinée à permettre à un utilisateur ou à un hôte de récupérer l'état du commutateur et/ou de régler le commutateur en question et l'affaiblissement.

2 Références normatives

Les documents suivants sont cités en référence de manière normative, en intégralité ou en partie, dans le présent document et sont indispensables pour son application. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60050-731, *Vocabulaire électrotechnique international – Chapitre 731: Télécommunications par fibres optiques* (disponible à l'adresse <http://www.electropedia.org>).

IEC 62343, *Modules dynamiques – Généralités et lignes directrices*

3 Termes, définitions et abréviations

3.1 Termes et définitions

Pour les besoins du présent document, les termes et définitions de l'IEC 60050-731 et de l'IEC 62343, ainsi que les suivants, s'appliquent.

3.1.1

commutateur sélectif en longueur d'onde

WSS

module dynamique, avec un ou plusieurs ports d'entrée et un ou plusieurs ports de sortie, utilisé principalement dans un système de multiplexage optique d'insertion-extraction reconfigurable (ROADM) pour commuter indépendamment chaque longueur d'onde d'un signal depuis chaque port d'entrée vers la sortie exigée dans des réseaux DWDM

Note 1 à l'article: Il est contrôlé électriquement par un logiciel.

Note 2 à l'article: Il peut être utilisé inversé, en inversant les ports d'entrée et de sortie.

Note 3 à l'article: Chaque longueur d'onde particulière du signal peut être affaiblie indépendamment.

Note 4 à l'article: L'abréviation «WSS» est dérivée du terme anglais développé correspondant «wavelength selective switch».

3.2 Abréviations

Pour les besoins du présent document, les abréviations suivantes s'appliquent.

DWDM	dense wavelength division multiplexing (multiplexage par répartition en longueur d'onde à forte densité)
WSS	wavelength selective switch (commutateur sélectif en longueur d'onde)
ROADM	reconfigurable optical add drop multiplexer (multiplexeur optique d'insertion-extraction reconfigurable)
HC	host controller (contrôleur hôte)
DPRAM	dual-port RAM (RAM à double accès)
FPGA	field programmable gate array (circuit intégré prédiffusé programmable sur site)
DSP	digital signal processor (processeur de signaux numériques)
R/W	read or write (lecture ou écriture)
RW	read and write (lecture et écriture)
RO	read only (lecture seule)
CE	chip enable (validation de circuit)
OE	output enable (activation de sortie)
TxD	données transmises
RxD	données reçues

4 Configuration de base d'une interface WSS

L'interface logicielle est destinée à fournir un accès aux fonctions du module WSS. C'est l'interface primaire pour commander l'unité. Le HC contrôle le module WSS en envoyant un signal de contrôle et des données de commande au module WSS par l'intermédiaire d'un bus d'adresse sur 12 bits, d'un bus de données sur 16 bits et de lignes de signaux pour la DPRAM (par exemple R/W, CE et OE). Le HC reçoit également des signaux de réponse du module WSS et des données d'état.

Il est possible d'écrire dans n'importe quelle adresse de la DPRAM par l'intermédiaire du HC. Toutefois beaucoup de ces valeurs seront remplacées lorsqu'une commande est appliquée au module WSS. Les adresses, identifiées comme des entrées, sont présentées plus loin dans le présent document. Outre l'interface DPRAM, une interface de communication série RS232 est également prise en charge par le module WSS.

Si nécessaire, le module WSS comporte une mémoire non volatile pour stocker les derniers paramètres. La Figure 1 ci-dessous est un schéma fonctionnel des contrôles du module WSS.

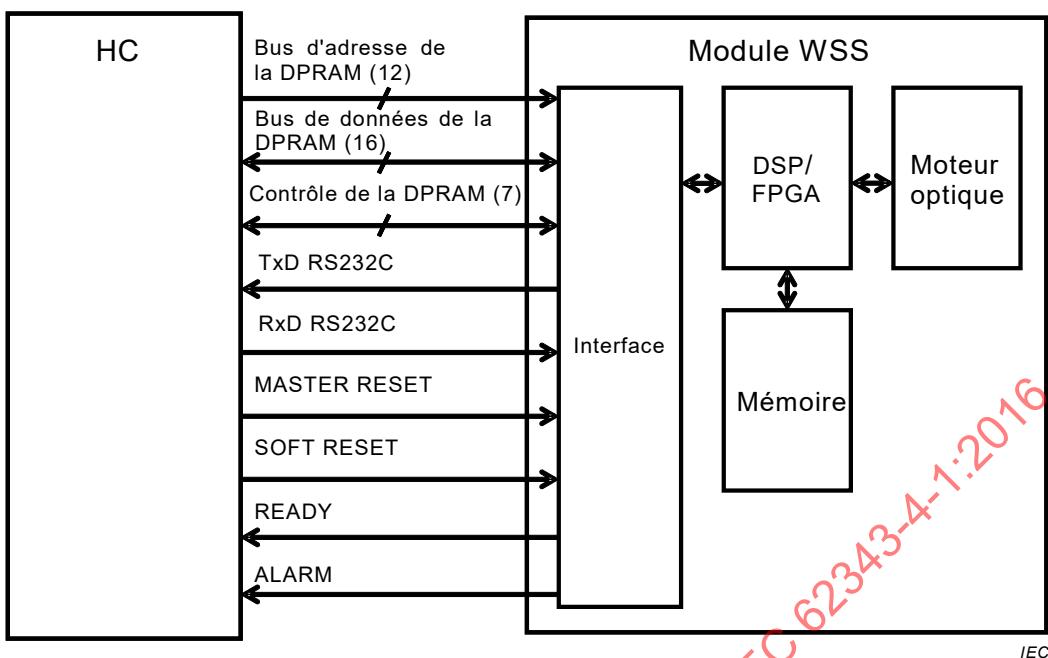


Figure 1 – Configuration de base d'une interface WSS

5 Interface logicielle

Les signaux entre le HC et le module WSS sont des niveaux logiques basse tension +3,3 V. Les définitions des signaux et la configuration de la mémoire sont décrites dans le Tableau 1 et dans le Tableau 2. L'Annexe A fournit des informations supplémentaires sur l'affectation des broches. L'Annexe B fournit des informations supplémentaires sur la configuration de la mémoire DPRAM et les chronogrammes.

Tableau 1 – Interface logicielle

N°	Bloc fonctionnel	Nom	Entrée-Sortie	Définitions
1	DPRAM	Adresse (sur 12 bits)	Entrée	Bus d'adresse de DPRAM sur 12 bits.
		Données (sur 16 bits)	Entrée/sortie	Bus de données de DPRAM sur 16 bits.
		START	Entrée	Signal d'entrée de début de module WSS. Ce signal est généré par le HC pour commander au module WSS de réaliser une tâche spécifiée définie dans le mot de commande 2. C'est un signal d'entrée actif sur niveau bas.
		DONE	Sortie	Signal de sortie indiquant une qu'une tâche est terminée. Un niveau haut est généré par le module WSS quand une tâche spécifiée est terminée.
		ERROR	Sortie	Signal de sortie d'erreur. Un niveau haut est généré par le module WSS quand il détecte une condition d'erreur.
		BUSY	Sortie	Signal de sortie indiquant un état occupé. Ce signal indique que le module WSS et le HC tentent d'accéder en même temps à la même adresse de la DPRAM. Ce signal est un signal actif sur niveau bas.
				Signal d'entrée d'activation de lecture ou d'écriture (R/W). Ce signal est généré par le HC pour permettre la lecture ou l'écriture de données dans la DPRAM.
				Signal d'entrée de validation de circuit (CE). Ce signal est généré par le HC pour choisir les DPRAM. Ce signal est un signal actif sur niveau bas.
				Signal d'entrée d'activation de sortie de circuit (OE). Ce signal est généré par le HC pour activer la DPRAM pour qu'elle délivre des données sur le bus de données. Ce signal est un signal actif sur niveau bas.
2	RS232C	TxD	Sortie	Données transmises (TxD): Ce signal est actif quand des données sont transmises du module WSS vers le HC. Quand aucune donnée n'est transmise, le signal reste à l'état marqué.
		RxD	Entrée	Données reçues (RxD): Ce signal est actif quand le module WSS reçoit des données du HC. Quand aucune donnée n'est transmise, le signal reste à l'état marqué.
3	Contrôle de module	MASTER RESET	Entrée	Signal d'entrée. Ce signal est généré par le HC pour commander au module WSS de réaliser une "réinitialisation générale" qui affecte les configurations optiques du module. C'est un signal d'entrée actif sur niveau bas.
		SOFT RESET	Entrée	Signal d'entrée. Réinitialise le DSP du module WSS sans affecter l'état optique du module WSS. Ce signal est un signal d'entrée actif sur niveau bas.
		READY	Sortie	Ce signal est délivré ('0' logique) par le module WSS pour informer le HC que la transmission peut commencer.
		ALARM	Sortie	Ce signal est généré par le module WSS quand une alarme matérielle ou une alarme logicielle est générée.

Tableau 2 – Configuration de la mémoire DPRAM

N°	Adresse	Contenu	R/W	Notes
1	0x0001	Version matérielle et logicielle	RO	Les versions matérielles et logicielles sont intégrées.
2	0x0020	Registre de commande	RW	
3	0x0021	Registre des codes de commande	RW	
4	0x0022	Registre des données de commande 1	RW	
5	0x0023	Registre d'états	RW	
6	0x0025	Registre des codes d'erreur	RW	
7	0x0028	Température du boîtier du WSS	RO	
8	0x0029	Registre des erreurs matérielles	RO	
9	0x0034	Registre des données de commande 2	RW	
10	0x0035	Registre des données de commande 3	RW	

6 Interface matérielle – Connecteur électrique

Le connecteur électrique sur le module WSS est une embase à 80 contacts. L'Annexe A fournit des informations supplémentaires sur la forme du connecteur.

Annexe A (informative)

Détails de l'interface matérielle

L'Annexe A décrit deux types d'interfaces. Toutes les spécifications de l'Annexe A sont données à titre d'information. Il est recommandé que l'utilisateur choisisse un connecteur de forme A ou B. Le Tableau A.1 donne des détails sur la forme du connecteur, le Tableau A.2 sur l'affectation des broches, le Tableau A.3 sur les tensions et les courants d'alimentation pour le module WSS, le Tableau A.4 sur les seuils des TTL basse tension et le Tableau A.5 sur la consommation de puissance.

Tableau A.1 – Forme du connecteur

N°	Paramètre	Forme A	Forme B
1	Forme du connecteur	Samtec CLT-140-02-G-D-BE-A	Samtec CLP-140-02-S-D

Tableau A.2 – Affectation des broches

N°	Bloc fonctionnel	Nom	Affectation des broches A	Affectation des broches B
1	DPRAM	Adresse (sur 12 bits)	Bit d'adresse 0 à 11, broche 51 à 62	DPRA 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11 Broche 70, 68, 66, 64, 62, 60, 58, 56, 54, 52, 48
		Données (sur 16 bits)	Bit de données 0 à 15, broche 1 à 16	DPRD 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15 Broche 44, 42, 40, 38, 36, 34, 32, 30, 28, 26, 24, 22, 20, 18, 16, 14
		START	START, broche 21	nSTART, broche 27
		DONE	DONE, broche 23	DONE, broche 25
		ERROR	ERROR, broche 25	ERROR, broche 23
		BUSY	BUSY, broche 26, niveau bas	nBUSY, broche 29
		Lecture écriture dans la RAM	Lecture écriture dans la RAM, broche 45	R/nW, broche 15
		Validation de circuit de la RAM	Validation de circuit de la RAM, broche 47	nCE, broche 13
		Activation de sortie de circuit de la RAM	Activation de sortie de circuit de la RAM, broche 48	nOE, broche 17
2	RS232C	TxD	TxD, broche 65	TxD, broche 51
		RxD	RxD, broche 66	RxD, broche 53
3	Module control	MASTER RESET	MASTER RESET, broche 19	nRST, broche 74
		SOFT RESET	HARD RESET, broche 46	nSWRST, broche 67
		READY	CTS, broche 20	nREADY, broche 61
		ALARM	WDERR, broche 24	ALARM, broche 31 ou nFAULT, broche 33

Tableau A.3 – Tensions et courant d'alimentation

N°	Paramètre	Tension et courant d'alimentation A			Tension et courant d'alimentation B			Unité
		Min.	Typ.	Max.	Min.	Typ.	Max.	
1	Tension d'alimentation +3,3 V	+3,14	+3,3	+3,5	NA	NA	NA	V
2	Tension d'alimentation +5,0 V	+4,75	+5,0	+5,25	+4,75	+5,0	+5,6	V
3	Tension d'alimentation +5,0 V-Analogique	+4,75	+5,0	+5,25	+4,75	+5,0	+5,6	V
4	Tension d'alimentation +15,0 V-Analogique	+14,25	+15,0	+15,75	NA	NA	NA	V
5	Tension d'alimentation -15,0 V-Analogique	-15,75	-15,0	-14,25	NA	NA	NA	V
6	Courant d'alimentation +3,3 V	NA	NA	+3,0	NA	NA	NA	A
7	Courant d'alimentation +5,0 V	NA	NA	+2,0	NA	NA	+7,0	A
8	Courant d'alimentation +5,0 V-Analogique	NA	NA	+2,0	NA	NA	NA	A
9	Courant d'alimentation +15,0 V-Analogique	NA	NA	+1,0	NA	NA	NA	A
10	Courant d'alimentation -15,0 V-Analogique	NA	NA	1,0	NA	NA	NA	A

Tous les signaux de contrôle du WSS sont des LVTTL CMOS (3,3 V). Les seuils des niveaux de tension sont spécifiés dans le Tableau A.4 ci-dessous.

~~Tableau A.4~~ – Seuils de basse tension TTL

N°	Paramètre	Seuils de basse tension TTL A		Seuils de basse tension TTL B		Unité
		Min.	Max.	Min.	Max.	
1	Niveau d'entrée logique bas	NA	+0,8	-0,2	+0,8	V
2	Niveau d'entrée logique haut	+2,0	+5,5	+2,0	+3,45	V
3	Niveau de sortie logique bas	NA	+0,4	NA	+0,4	V
4	Niveau de sortie logique haut	+2,4	+3,3	+2,8	NA	V

Tableau A.5 – Consommation de puissance

N°	Paramètre	Consommation de puissance A	Consommation de puissance B	Unité
		Max.	Max.	
1	Consommation de puissance	10	33 ^a	W

^a Chauffage compris.

Annexe B (informative)

Détails de configuration de la mémoire DPRAM et chronogrammes

L'Annexe B décrit deux types d'interfaces DPRAM. Toutes les spécifications de l'Annexe B sont données à titre d'information. Il est recommandé que l'utilisateur choisisse la spécification A ou la spécification B. Le Tableau B.1 donne la configuration de la mémoire DPRAM pour la spécification A. Le Tableau B.2 donne la configuration de la mémoire DPRAM pour la spécification B. Le Tableau B.3 spécifie les durées des signaux pour les interfaces A et B. Les Figures B.1 à B.8 représentent les chronogrammes des signaux.

Tableau B.1 – Spécification A de configuration de la mémoire DPRAM

Adresse	Contenu (16 bits)	Sens	Note
0x0001	Version matérielle et micrologicielle	Depuis le module WSS	Les versions matérielles et micrologicielles sont intégrées.
0x0020	Registre de commande	Depuis le contrôleur hôte	
0x0021	Registre des codes de commande		
0x0022	Données de commande 1		
0x0023	Etat 1	Depuis le module WSS	Indique l'état de l'exécution d'une commande, prêt ou erreur
0x0024	Etat 2		Code d'état (contient le résultat d'une commande exécutée)
0x0025	Code d'erreur		
0x0028	Température du module WSS		Température du WSS. Cette adresse est mise à jour lorsqu'une commande est reçue.
0x0029	Registre des pannes matérielles		
0x0034	Données de commande 2	Depuis le contrôleur hôte	
0x0035	Données de commande 3		
A partir de 0x200	Port exigé et affaiblissement différentiel pour chaque canal	Depuis le contrôleur hôte	Spectre d'affaiblissement et paramètres du port exigés
A partir de 0x400	Paramètres du port et affaiblissements différentiels cumulés pour chaque canal	Depuis le module WSS	Paramètres du port et somme des affaiblissements différentiels
A partir de 0x600	Port de stockage et affaiblissements cumulés pour chaque canal lu depuis la RAM non volatile	Depuis le module WSS	Chaque fois que la commande "store" est exécutée, la valeur stockée est également copiée dans l'adresse 0x600
0x0803	Plage d'affaiblissement (plage contrôlable)		La valeur par défaut stockée est 20 dB.
A partir de 0x900	Longueur d'onde de chaque canal	Depuis le module WSS	Information sur la longueur d'onde des canaux
0x0F00-0xFFFF	Réserve à l'utilisateur	Depuis le contrôleur hôte	Accès au module de confirmation

Tableau B.2 – Spécification B de configuration de la mémoire DPRAM

Adresse	Contenu	R/W	Type de données	Valeur initiale	Note
Registres d'identification du dispositif et des informations sur la version					
0x0000	Identifiant du fournisseur	RO	Nombre	Invariante	Attribué par le client (constante compilée en code de base)
0x0001	Numéro de version	RO	Nombre	Invariante	Numéro de version en format réduit. Il inclut à la fois la version logicielle et la version matérielle.
0x0002	Identifiant de pièce	RO	Nombre	Invariante	Attribué par le client (constante compilée en code de base)
0x0003	Version matérielle, partie supérieure	RO	Version (16 bits supérieurs)	Invariante	Stocké dans la NVRAM du dispositif, non configurable par le client
0x0004	Version matérielle, partie inférieure	RO	Version (16 bits inférieurs)	Invariante	Stocké dans la NVRAM du dispositif, non configurable par le client
0x0005	Version du FPGA, partie supérieure	RO	Version (16 bits supérieurs)	Invariante	Constante compilée en code de base du chargeur d'amorçage (dans la configuration du FPGA)
0x0006	Version du FPGA, partie inférieure	RO	Version (16 bits inférieurs)	Invariante	Constante compilée en code de base du chargeur d'amorçage (dans la configuration du FPGA)
0x0007	Version micrologicielle, partie supérieure	RO	Version (16 bits supérieurs)	Chargée chaque fois que le code est redémarré	Constante compilée dans le code de base et intégrée dans l'en-tête de fichier
0x0008	Version micrologicielle, partie inférieure	RO	Version (16 bits inférieurs)	Chargée chaque fois que le code est redémarré	Constante compilée dans le code de base et intégrée dans l'en-tête de fichier
0x0009	Version du chargeur d'amorçage, partie supérieure	RO	Version (16 bits supérieurs)	Invariante	Constante compilée en code de base du chargeur d'amorçage (dans la configuration du FPGA)
0x000A	Version du chargeur d'amorçage, partie inférieure	RO	Version (16 bits inférieurs)	Invariante	Constante compilée en code de base du chargeur d'amorçage (dans la configuration du FPGA)
0x000B	Version de la NVRAM, partie supérieure	RO	Version (16 bits supérieurs)	Chargée chaque fois que le code est redémarré	Constante intégrée dans la NVRAM, compilée dans le code de base et intégrée dans l'en-tête de fichier
0x000C	Version de la NVRAM, partie inférieure	RO	Version (16 bits inférieurs)	Chargée chaque fois que le code est redémarré	Constante intégrée dans la NVRAM, compilée dans le code de base et intégrée dans l'en-tête de fichier
0x000D	Version du CAL, partie supérieure	RO	Version (16 bits supérieurs)	Chargée chaque fois que le code est redémarré	Constante intégrée dans la NVRAM, compilée dans le code de base et intégrée dans l'en-tête de fichier
0x000E	Version du CAL, partie supérieure	RO	Version (16 bits inférieurs)	Chargée chaque fois que le code est redémarré	Constante intégrée dans la NVRAM, compilée dans le code de base et intégrée dans l'en-tête de fichier
0x000F	Numéro de série, partie supérieure	RO	Version (16 bits supérieurs)	Invariante	Partie entière du numéro de série (16 bits supérieurs) stockée dans la NVRAM

Adresse	Contenu	R/W	Type de données	Valeur initiale	Note
0x0010	Numéro de série, partie inférieure	RO	Version (16 bits inférieurs)	Invariante	Partie entière du numéro de série (16 bits inférieurs) stockée dans la NVRAM
0x0011	Année de fabrication	RO	Nombre (2003 à 65536)	Invariante	Année de fabrication, valeur entière; stockée dans les données d'étalonnage
0x0012	Mois de fabrication	RO	Nombre (1 à 12)	Invariante	Mois de fabrication, valeur entière; stockée dans les données d'étalonnage
0x0013	Jour de fabrication	RO	Nombre (1 à 31)	Invariante	Jour de fabrication, valeur entière; stockée dans les données d'étalonnage
0x0014	Emplacement du fichier actuel	RO	Nombre (0 à 2)	Premier code valide trouvé (3 à 5)	Emplacement du code en cours d'exécution dans le dispositif. La valeur de l'emplacement est 3 pour la première version du code, 4 pour la deuxième version du code et 5 pour la troisième version du code.
0x0015-0x001F	Réserve	NA	NA	NA	Réserve

Registres de contrôle des commandes et des rapports d'états

0x0020	Registre de commande	RW	NA	NA	<i>IEC 62343-4-1 PDF</i> <i>Click to view the full PDF of IEC 62343-4-1</i>
0x0021	Registre des codes de commande	RW	NA	NA	
0x0022	Registre des données de commande 1	RW	NA	NA	
0x0023	Registre d'états	RW	NA	NA	
0x0024	Réserve	RW	NA	NA	
0x0025	Registre des codes d'erreur	RW	NA	NA	
0x0026	Copie de ALMHI de température du boîtier	RO	$\pm 0,1^{\circ}\text{C}$: soit $10^{\circ}\text{C} = 100$ et $-0,4^{\circ}\text{C} = 0xFFFF$	Valeur stockée	
0x0027	Copie de ALMLO de température du boîtier	RO		Valeur stockée	
0x0028	Copie de la température actuelle du boîtier	RO		0x7FFF (non lue)	
0x0029	Registre des erreurs matérielles	RO	Champ binaire	0x0000	
0x002A	Registre d'alarmes, partie supérieure	RO	Champ binaire	0x0000	
0x002B	Registre d'alarmes, partie inférieure	RO	Champ binaire	NA	
0x002C	Registre des erreurs matérielles verrouillé	RO	Champ binaire	Valeur stockée	
0x002D	Registre d'alarmes verrouillé, partie supérieure	RO	Champ binaire	Valeur stockée	
0x002E	Registre d'alarmes verrouillé, partie inférieure	RO	Champ binaire	Valeur stockée	
0x002F	Réserve	NA	NA	NA	
0x0030	Taille du fichier binaire transféré (16 bits supérieurs)	RW	Nombre (16 bits supérieurs)	0x0000	Taille du fichier binaire en cours de transfert (16 bits supérieurs)

Adresse	Contenu	R/W	Type de données	Valeur initiale	Note
0x0031	Taille du fichier binaire transféré (16 bits inférieurs)	RW	Nombre (16 bits inférieurs)	0x0000	Taille du fichier binaire en cours de transfert (16 bits inférieurs)
0x0032	Décalage du tampon de téléchargement	RO	Nombre	0x0A00	Décalage du tampon de téléchargement depuis le démarrage de la DRPAM.
0x0033	Taille du tampon de téléchargement	RO	Nombre	0x0400	Taille dans la DRPAM du tampon de téléchargement
0x0034	Registre des données de commande 2	RW	NA	0x0000	
0x0035	Registre des données de commande 3	RW	NA	0x0000	
0x0036	Registre des données de commande 4	RW	NA	0x0000	
Registre des configurations de base					
0x0037	Etat de démarrage	RO	Nombre	(1 à 3)	Configuration de démarrage actuel stockée. Contrôle le comportement du dispositif pour un démarrage à chaud. Les valeurs possibles sont: 1 Valeur par défaut d'usine 2 Tout bloqué 3 Dernier état enregistré
0x0038	Espacement entre canaux de transmission	RO	Nombre	50	Espacement entre les canaux de transmission du module en GHz (état stocké)
0x0039-0x003F	Réservé	NA	NA	NA	Réservé
0x0040-0x0049	Réservé pour l'insertion de données sur les pertes	NA	NA	0x7FFF	Réservé pour l'insertion de données sur les pertes
0x004A-0x004F	Réservé	NA	NA	NA	Réservé pour l'extension des ports
Registres de téléchargement de fichiers					
0x0050	Taille totale du fichier, partie supérieure	RO	Nombre (16 bits supérieurs)	0x0000	
0x0051	Taille totale du fichier, partie inférieure	RO	Nombre (16 bits inférieurs)	0x0000	
0x0052	Décalage actuel du bloc, partie supérieure	RO	Nombre (16 bits supérieurs)	0x0000	
0x0053	Décalage actuel du bloc, partie inférieure	RO	Nombre (16 bits inférieurs)	0x0000	
0x0054	Longueur actuelle du bloc	RO	Nombre	0x0000	
0x0055	CRC actuel du bloc, partie supérieure	RO	Nombre (16 bits supérieurs)	0x0000	
0x0056	CRC actuel du bloc, partie inférieure	RO	Nombre (16 bits inférieurs)	0x0000	
0x0057	CRC global du fichier, partie supérieure	RO	Nombre (16 bits supérieurs)	0x0000	
0x0058	CRC global du fichier, partie inférieure	RO	Nombre (16 bits inférieurs)	0x0000	

Adresse	Contenu	R/W	Type de données	Valeur initiale	Note
0x0059	Etat de validation du fichier	RO	Champ binaire	0x0000	<i>IEC62343-4-1:2016</i> Click to view the full PDF of IEC 62343-4-1:2016
0x005A	Etat d'enregistrement du fichier	RO	Champ binaire	0x0000	
0x005B	Version matérielle – fichier, partie supérieure	RO	Nombre (16 bits supérieurs)	0x0000	
0x005C	Version matérielle – fichier, partie inférieure	RO	Nombre (16 bits inférieurs)	0x0000	
0x005D	Version du FPGA –, fichier, partie supérieure	RO	Nombre (16 bits supérieurs)	0x0000	
0x005E	Version du FPGA – fichier, partie inférieure	RO	Nombre (16 bits inférieurs)	0x0000	
0x005F	Version micrologicielle – fichier, partie supérieure	RO	Nombre (16 bits supérieurs)	0x0000	
0x0060	Version micrologicielle – fichier, partie inférieure	RO	Nombre (16 bits inférieurs)	0x0000	
0x0061	Version du chargeur d'amorçage – fichier, partie supérieure	RO	Nombre (16 bits supérieurs)	0x0000	
0x0062	Version du chargeur d'amorçage – fichier, partie inférieure	RO	Nombre (16 bits inférieurs)	0x0000	
0x0063	Version de la NVRAM – fichier, partie supérieure	RO	Nombre (16 bits supérieurs)	0x0000	
0x0064	Version de la NVRAM – fichier, partie inférieure	RO	Nombre (16 bits inférieurs)	0x0000	
0x0065	Version du CAL fichier, partie supérieure	RO	Nombre (16 bits supérieurs)	0x0000	
0x0066	Version du CAL – fichier, partie inférieure	RO	Nombre (16 bits inférieurs)	0x0000	
0x0067-0x01FF	Réserve	NA	NA	NA	Réserve
Registres de configurations des ports et de l'affaiblissement					
0x0200-0x0263	Port et affaiblissement exigés	RW	Matrice de 100 valeurs sur 16 bits	Comme spécifié par l'état de démarrage	Un mot de 16 bits par canal, l'octet de poids fort est le port, l'octet de poids faible est l'affaiblissement. Le port est un nombre compris entre 1 et le nombre de ports du dispositif. L'affaiblissement est un nombre compris entre 0 et 150 mesuré par incrément de 0,1 dB. Si le port ou l'affaiblissement est réglé sur 0xFF, le canal doit être bloqué. Le premier canal est stocké dans le premier emplacement mémoire. Cette matrice est utilisée pour déterminer les canaux à mettre à jour lorsqu'une commande de commutation est reçue.
0x0264-0x02FF	Réserve	NA	NA	NA	Réserve pour l'extension des canaux

Adresse	Contenu	R/W	Type de données	Valeur initiale	Note	
0x0300-0x0363	Port et affaiblissement actuels	RO	NA	Comme spécifié par l'état de démarrage	Un mot de 16 bits par canal, l'octet de poids fort est le port, l'octet de poids faible est l'affaiblissement. Le port est un nombre compris entre 1 et le nombre de ports du dispositif. L'affaiblissement est un nombre compris entre 0 et 150 mesuré par incrément de 0,1 dB. Si le port ou l'affaiblissement est réglé sur 0xFF, le canal doit être bloqué. Le premier canal est stocké dans le premier emplacement mémoire. Cette matrice représente la configuration actuelle du commutateur.	
0x0364-0x03FF	Réservé	NA	NA	NA	Réservé pour l'extension des canaux	
0x0400-0x0463	Port et affaiblissement stockés	RO	NA	Comme spécifié par l'état de démarrage	Un mot de 16 bits par canal, l'octet de poids fort est le port, l'octet de poids faible est l'affaiblissement. Le port est un nombre compris entre 1 et le nombre de ports du dispositif. L'affaiblissement est un nombre compris entre 0 et 150 mesuré par incrément de 0,1 dB. Si le port ou l'affaiblissement est réglé sur 0xFF, le canal doit être bloqué. Le premier canal est stocké dans le premier emplacement mémoire. Cette matrice représente la configuration actuelle du commutateur.	
0x0464-0x04FF	Réservé	NA	NA	NA	Réservé pour l'extension des canaux	
Espace réservé						
0x0500-0x09FF	Réservé	NA	NA	NA	Réservé	
Tampon de transfert de fichier						
0x0A00-0x0DFF	Tampon de téléchargement	RW	NA	NA	Si la taille en octets du bloc dans le tampon est impaire, le dernier octet sera dans l'octet de poids fort du dernier mot de 16 bits utilisé.	
Diagnostics spécifiques au fabricant						
0x0E00-0x0EFF	Diagnostics du fabricant	NA	NA	NA	Réservé aux diagnostics du fabricant	
Registres de configurations des alarmes et des signaux surveillés						
0x0F00	Température actuelle du boîtier	RO	$\pm 0,1^{\circ}\text{C}$: soit 10 °C = 100 et -0,4 °C = 0xFFFF	0x7FFF (non lue)	Température actuelle du boîtier du module	Il s'agit d'un prélèvement instantané mis à jour toutes les 10 s. C'est une valeur signée mesurée par pas de 0,1 °C. Cette valeur n'est pas étalonnée et sa précision n'est pas garantie. La valeur 0xFFFF ou 32768 indique qu'aucun prélèvement n'a été effectué sur la ligne ou qu'aucun prélèvement n'est en cours.
0x0F01	Température actuelle du dispositif	RO		0x7FFF (non lue)	Température actuelle du boîtier optique	
0x0F02	Courant du TEC	RO	± mA	0x7FFF (non lue)	Le nombre de mA utilisés par le contrôleur de température	Il s'agit d'un prélèvement instantané mis à jour toutes les 10 s. La

Adresse	Contenu	R/W	Type de données	Valeur initiale	Note	
0x0F03	Tension d'alimentation (5V)	RO	± mV	0x7FFF (non lue)	Tension d'alimentation actuelle (5 V) du dispositif DWP mesurée en mV	valeur 0x7FFF ou 32768 indique qu'aucun prélèvement n'a été effectué sur la ligne ou qu'aucun prélèvement n'est en cours.
0x0F04	Ligne d'alimentation interne 13v4	RO	± mV	0x7FFF (non lue)	Lignes d'alimentation internes sur le dispositif DWP. Il s'agit de prélèvements instantanés mis à jour toutes les 10 s. Ce sont des valeurs signées mesurées en mV. La valeur 0x7FFF ou 32768 indique qu'aucun prélèvement n'a été effectué sur la ligne ou qu'aucun prélèvement n'est en cours.	
0x0F05	Ligne d'alimentation interne 12v4	RO	± mV	0x7FFF (non lue)		
0x0F06	Ligne d'alimentation interne 3v3	RO	± mV	0x7FFF (non lue)		
0x0F07	Ligne d'alimentation interne 2v5	RO	± mV	0x7FFF (non lue)		
0x0F08	Ligne d'alimentation interne 1v8	RO	± mV	0x7FFF (non lue)		
0x0F09	Ligne d'alimentation interne 1v5	RO	± mV	0x7FFF (non lue)		
0x0F0A	Ligne d'alimentation interne N2V	RO	± mV	0x7FFF (non lue)		
0x0F0B	Ligne d'alimentation interne N5V	RO	± mV	0x7FFF (non lue)		
0x0F0C-0x0F1F	Réserve	NA	NA	NA		Réserve pour l'extension des options de surveillance
0x0F20	ALMHI de température du boîtier	RO	± 0,1 °C	Valeur stockée		Il s'agit du niveau auquel une alarme sera rapportée.
0x0F21	ALMHI de température du dispositif	RO	± 0,1 °C	Valeur stockée	Il est directement comparé au signal surveillé correspondant. La valeur 0x7FFF indique au dispositif que l'alarme sera ignorée.	
0x0F22	ALMHI du courant du TEC	RO	± mA	Valeur stockée		
0x0F23	ALMHI de tension d'alimentation	RO	± mV	Valeur stockée		
0x0F24	ALMHI de ligne d'alimentation interne 13v4	RO	± mV	Valeur stockée		
0x0F25	ALMHI de ligne d'alimentation interne 12v4	RO	± mV	Valeur stockée		
0x0F26	ALMHI de ligne d'alimentation interne 3v3	RO	± mV	Valeur stockée		
0x0F27	ALMHI de ligne d'alimentation interne 2v5	RO	± mV	Valeur stockée		
0x0F28	ALMHI de ligne d'alimentation interne 1v8	RO	± mV	Valeur stockée		
0x0F29	ALMHI de ligne d'alimentation interne 1v5	RO	± mV	Valeur stockée		
0x0F2A	ALMHI de ligne d'alimentation interne N2V	RO	± mV	Valeur stockée		

IEC 62343-4-1:2016
Click to view the full PDF of IEC 62343-4-1:2016

Adresse	Contenu	R/W	Type de données	Valeur initiale	Note
0x0F2B	ALMHI de ligne d'alimentation interne N5V	RO	± mV	Valeur stockée	
0x0F2C	ALMHI de VCOM	RO	± mV	Valeur stockée	
0x0F2D	ALMHI de température d'arrêt	RO	± 0,1 °C	Valeur stockée	<p>Limite supérieure de la plage de températures du dispositif.</p> <p>Lorsque la température devient supérieure ou égale à cette limite, le dispositif arrête les composants facultatifs.</p> <p>La valeur 0x7FFF indique au dispositif que l'alarme sera ignorée.</p>
0x0F2E	ALMHI de l'OOR du courant du TEC	RO	± mA	Valeur stockée	<p>Il s'agit d'alarmes secondaires.</p> <p>Lorsqu'elles sont déclenchées, les événements d'alarme sont enregistrés et il n'est pas possible de les effacer.</p> <p>La valeur 0x7FFF indique au dispositif que l'alarme sera ignorée.</p>
0x0F2F	ALMHI de l'OOR de tension d'alimentation	RO	± mV	Valeur stockée	
0x0F30	ALMHI de l'OOR de VCOM	RO	± mV	Valeur stockée	
0x0F31-0x0F3F	Réserve	NA	NA	NA	Réserve pour l'extension des options de surveillance
0x0F40	ALMHI d'hystérésis de température du boîtier	RO	± 0,1 °C	Valeur stockée	<p>Lorsque l'alarme est déclenchée parce que le signal dépasse le seuil haut, elle reste active jusqu'à ce que le signal devienne inférieur à ce seuil.</p> <p>La valeur 0x7FFF indique au dispositif que le niveau d'hystérésis est ignoré et que l'alarme sera désactivée dès que le signal est inférieur au seuil haut.</p> <p>("Température d'arrêt", "OOR du courant du TEC", "OOR d'alimentation" et "OOR de VCOM" sont des cas particuliers parce qu'ils sont dupliqués et comparés à d'autres valeurs.)</p>
0x0F41	ALMHI d'hystérésis de température du dispositif	RO	± 0,1 °C	Valeur stockée	
0x0F42	ALMHI d'hystérésis du courant du TEC	RO	± mA	Valeur stockée	
0x0F43	ALMHI d'hystérésis de la tension d'alimentation (5 V)	RO	± mV	Valeur stockée	
0x0F44	ALMHI d'hystérésis de ligne d'alimentation interne 13v4	RO	± mV	Valeur stockée	
0x0F45	ALMHI d'hystérésis de ligne d'alimentation interne 12v4	RO	± mV	Valeur stockée	
0x0F46	ALMHI d'hystérésis de ligne d'alimentation interne 3v3	RO	± mV	Valeur stockée	
0x0F47	ALMHI d'hystérésis de ligne d'alimentation interne 2v5	RO	± mV	Valeur stockée	
0x0F48	ALMHI d'hystérésis de ligne d'alimentation interne 1v8	RO	± mV	Valeur stockée	
0x0F49	ALMHI d'hystérésis de ligne d'alimentation interne 1v5	RO	± mV	Valeur stockée	